

硬件系统 工程师宝典

■ 张志伟 王新才 著

从实际电路入手，按照硬件系统的设计流程，
对需求分析、概要设计、原理图的详细设计、PCB的详细设计
及在电路设计中的信号完整性、电源完整性、电磁兼容性、
DFX进行了综合论述并对每一部分内容都进行了分类和总结



电子工业出版社

PUBLISHING HOUSE OF ELECTRONICS INDUSTRY

<http://www.phei.com.cn>

本书仅提供部分阅读，如需完整版，请联系QQ: 461573687

提供各种书籍pdf下载，如有需要，请联系 QQ: 461573687

PDF制作说明：

本人可以提供各种PDF电子书资料，计算机类，文学，艺术，设计，医学，理学，经济，金融，等等。质量都很清晰，而且每本100%都带书签和目录，方便读者阅读观看，只要您提供给我书的相关信息，一般我都能找到，如果您有需求，请联系我 QQ: 461573687, 或者 QQ: 2404062482。

本人已经帮助了上万人找到了他们需要的PDF，其实网上有很多PDF,大家如果在网上不到的话，可以联系我QQ。因PDF电子书都有版权，请不要随意传播，最近pdf也越来越难做了，希望大家尊重下个人劳动，谢谢！

备用QQ:2404062482

本书仅提供部分阅读，如需完整版，请联系QQ: 461573687

提供各种书籍pdf下载，如有需要，请联系 QQ: 461573687

PDF制作说明：

本人可以提供各种PDF电子书资料，计算机类，文学，艺术，设计，医学，理学，经济，金融，等等。质量都很清晰，而且每本100%都带书签和目录，方便读者阅读观看，只要您提供给我书的相关信息，一般我都能找到，如果您有需求，请联系我 QQ: 461573687, 或者 QQ: 2404062482。

本人已经帮助了上万人找到了他们需要的PDF，其实网上有很多PDF,大家如果在网上不到的话，可以联系我QQ。因PDF电子书都有版权，请不要随意传播，最近pdf也越来越难做了，希望大家尊重下个人劳动，谢谢！

备用QQ:2404062482

EDA 精品智汇馆

硬件系统工程师宝典

张志伟 王新才 著

電子工業出版社·

Publishing House of Electronics Industry

北京·BEIJING

内 容 简 介

本书从实际电路设计入手,对硬件系统开发流程中的需求分析、概要设计、硬件开发平台搭建、原理图的详细设计、PCB 的详细设计进行综合论述;对电路设计中的信号完整性(SI)、电源完整性(PI)、电磁兼容性(EMC)及 DFX 的基础理论进行了分类总结并给出了对应这些理论的实际电路的设计方法及仿真分析的方法。全书共分 9 章,主要内容包括:硬件系统设计中的常见需求,设计中需要考虑的各类概要设计及开发平台的归纳,SI 的理论分析及满足 SI 的常用设计方法,PI 的理论分析及满足 PI 的常用设计方法,EMC/EMI 的理论分析及满足 EMC/EMI 的常用设计方法,DFX 的理论分析及满足 DFX 的常用设计方法,电路设计中常用各类器件的原理说明及常用电路的原理图设计,对 PCB 设计中的布局、布线及 PCB 的板级仿真分析进行了归纳分类,对 PCB 设计的后续工作及 PCB 加工的技术要求进行了归纳总结。

本书适合从事硬件系统设计的相关技术人员阅读,也可作为高等学校电子、通信类专业的高年级学生的教学参考书。

未经许可,不得以任何方式复制或抄袭本书之部分或全部内容。

版权所有,侵权必究。

图书在版编目(CIP)数据

硬件系统工程师宝典 / 张张伟, 王新才著. —北京: 电子工业出版社, 2015.1

(EDA 精品智汇馆)

ISBN 978-7-121-24982-2

I. ①硬… II. ①张… ②王… III. ①硬件—系统设计 IV. ①TP303

中国版本图书馆 CIP 数据核字(2014)第 276314 号

策划编辑: 王敬栋 (wangjd@phei.com.cn)

责任编辑: 谭丽莎

印 刷: 北京京科印刷有限公司

装 订: 三河市鹏成印业有限公司

出版发行: 电子工业出版社

北京市海淀区万寿路 173 信箱 邮编: 100036

开 本: 787×1092 1/16 印张: 22.25 字数: 569.6 千字

版 次: 2015 年 1 月第 1 版

印 次: 2015 年 1 月第 1 次印刷

印 数: 3 000 册 定价: 68.00 元

凡所购买电子工业出版社图书有缺损问题,请向购买书店调换。若书店售缺,请与本社发行部联系,联系及邮购电话:(010) 88254888。

质量投诉请发邮件至 zlts@phei.com.cn, 盗版侵权举报请发邮件至 dbqq@phei.com.cn。

服务热线:(010) 88258888。

前 言

对于刚刚进入电子系统设计殿堂的设计者，很多时候对电子设计领域已广泛使用的开发平台没有一个总体的认识，使自己的开发设计局限于某一个或几个平台，无法跟随业界的主流开发环境，无法在众多的开发工具中找到属于自己的“倚天屠龙”。如果长时间局限于一个界限范围内，当设计水平到达一定程度后就会出现属于自己特有的职业生涯瓶颈或技术瓶颈。目前电子系统设计主流的开发平台、主流的系统设计流程是怎样的呢？

对于初入硬件系统设计领域的开发者来说，在进行一个新的项目或一个新的系统设计时，如果在系统开发时先对需求和系统的设计框架有一个清晰的认识，再逐步深入系统设计的方方面面，就能在系统开发中做到游刃有余，并在设计开发的过程中逐步开阔自己的眼界，使自己的系统设计架构能力不断得到提高，为现在及以后的系统架构设计和系统开发风险的评估奠定坚实的基础。如何在系统开发前对系统中的常见需求有一个清晰的认识，把控用户的需求和系统的概要设计架构呢？

随着技术的发展，大量数据的处理需求随处可见，硬件系统作为大数据及高速率处理的平台，随之出现的是高速电路设计的需求。高速电路设计突出“高速”，其设计思路已不能再局限于传统的物理互联设计，其互联通道充斥着各种寄生参数，并且传输线理论也广泛应用于高速互联设计。随着系统的复杂高速互联，信号完整性（SI）问题、电源完整性（PI）问题、EMC/EMI 问题及满足 DFM 工艺设计要求的 DFX 要求随之而来。高速系统设计中，对如此多的问题和知识点能否抽丝剥茧找到一个切口，慢慢地渗入其中，深入设计的深处，并能够不再对烦琐的、可怕的专业术语感到恐惧，不断萃取这些知识用于实际设计，不断前进、不断提升自己呢？

在电路的原理性设计中，常用的分立元器件及各功能的 IC 种类不是无限的，能否对常用器件的性能、使用方法及注意事项进行归类总结，便于在设计中进行参考呢？

不积跬步无以至千里，不积小流无以成江海。PCB 的设计是由无数的点、线、面综合连接而成，倾注了 PCB 设计工程师的心血。在烦琐的互联中是否有规律可循，能否对 PCB 设计中的各类技巧、方法进行整理、归纳，以规范性的文档用于日常的设计并在设计中反复验证，提炼出属于自己的 PCB 设计思想呢？

PCB 的加工都有一定的加工技术要求，与 PCB 厂家进行有效的沟通，将自己的设计思想及要求让 PCB 厂家完完全全、明明白白地理解是保证加工出的 PCB 与设计的 PCB 无限接近的基础。能否对 PCB 加工的技术要求进行规范的文档说明，使 PCB 自己能够对厂家进行详尽的介绍呢？

带着对以上诸多疑问的苦苦思索，我们开始了本书的构思及编写。

本书从实际电路设计入手，按照硬件系统的设计流程，对需求分析、概要设计、原理图的详细设计、PCB 的详细设计及在电路设计中的信号完整性、电源完整性、电磁兼容性、

DFX 进行了综合论述并对每一部分内容都进行了分类和总结。

第 1 章在需求分析部分对硬件系统设计中的常见需求进行了归类,并对其中涉及的部分方案、方法和 IC 厂家进行了对应的衔接。

第 2 章在概要设计部分对概要设计中常常需要考虑的各类设计的可行性进行了分类归纳及说明,如信号完整性的可行性分析、电源完整性的可行性分析、EMC/EMI 的可行性分析等;在开发平台部分对目前业内主流的 PCB 设计平台、PCB 仿真分析平台及 3D 电磁场分析平台进行了概述。

第 3 章在信号完整性分析部分详细说明了信号完整性产生的原因及相应的解决方法,并对信号完整性分析中常用的 IBIS 模型和 S 参数模型进行了说明。

第 4 章在电源完整性分析部分分析了电源完整性产生的原因,并对电容的去耦特性、平面的去耦特性、平面的谐振特性及电源完整性中的目标阻抗设计方法进行了说明。

第 5 章在 EMC/EMI 分析部分分析了 EMC/EMI 问题,并对 PCB 设计中满足 EMC/EMI 的布局、布线及叠层的常用设计方法进行了分类和总结。

第 6 章在 DFX 分析部分对设计中的 DFX 进行了归类说明,并详细论述了 PCB 中的工艺设计要求及满足 PCB 工艺设计要求的常用设计方法。

第 7 章在硬件系统原理图详细设计部分对电路设计中常用的各类器件进行了原理性说明,并对其在电路设计中的应用进行了归类和总结。

第 8 章在硬件系统 PCB 详细设计部分从 PCB 的布局、布线及 PCB 的板级仿真角度进行了归类论述,对 PCB 的布局、布线注意事项及方法进行了详细的说明。

第 9 章在确认 PCB 的加工图纸阶段,对 PCB 的后续处理及 PCB 加工技术要求进行了归类及详细说明。

本书在编写的过程中查阅了大量的资料,文中的很多技术观点与设计思路都是各位同行在教学和工程设计中共同探讨的结果,在此向提供资料的同事、朋友及各大电子设计论坛的电子设计爱好者表示真诚的感谢。本书在编写的过程中也得到了亲人的大力支持,在此表示衷心的感谢。

由于作者的水平有限,错误和疏漏之处在所难免,欢迎广大专家和读者指正。

张志伟 王新才
2014 年 4 月

目 录

第 1 章 需求分析	1
1.1 功能需求	1
1.1.1 供电方式及防护	1
1.1.2 输入与输出信号类别	2
1.1.3 无线通信功能	2
1.2 整体性能要求	7
1.3 用户接口要求	8
1.4 功耗要求	9
1.5 成本要求	10
1.6 IP 和 NEMA 防护等级要求	10
1.7 需求分析案例	11
1.8 本章小结	15
第 2 章 概要设计及开发平台	16
2.1 ID 及结构设计	16
2.2 软件系统开发	18
2.2.1 无操作系统的软件开发	19
2.2.2 有操作系统的软件开发	20
2.2.3 软件开发的一般流程	22
2.3 硬件系统概要设计	24
2.3.1 信号完整性的可行性分析	24
2.3.2 电源完整性的可行性分析	26
2.3.3 EMC 的可行性分析	32
2.3.4 结构与散热设计的可行性分析	34
2.3.5 测试的可行性分析	41
2.3.6 工艺的可行性分析	44
2.3.7 设计系统框图及接口关键链路	46
2.3.8 电源设计总体方案	48
2.3.9 时钟分配图	51
2.4 PCB 开发工具介绍	52
2.4.1 Cadence Allegro	54
2.4.2 Mentor 系列	58
2.4.3 Zuken 系列	62
2.4.4 Altium 系列	62
2.4.5 PCB 封装库助手	63

2.4.6	CAM350	71
2.4.7	Polar Si9000	73
2.5	RF 及三维电磁场求解器工具	82
2.5.1	ADS	82
2.5.2	ANSYS Electromagnetics Suite	84
2.5.3	CST	85
2.5.4	AWR Design Environment	86
2.6	本章小结	86
第 3 章	信号完整性 (SI) 分析方法	87
3.1	信号完整性分析概述	87
3.2	信号的时域与频域	88
3.3	传输线理论	90
3.4	信号的反射与端接	97
3.5	信号的串扰	101
3.6	信号完整性分析中的时序设计	103
3.7	S 参数模型	108
3.8	IBIS 模型	111
3.9	本章小结	113
第 4 章	电源完整性 (PI) 分析方法	114
4.1	PI 分析概述	114
4.2	PI 分析的目标	120
4.3	PI 分析的设计实现方法	122
4.3.1	电源供电模块 VRM 设计	122
4.3.2	直流压降及通流能力	122
4.3.3	电源内层平面的设计	123
4.4	本章小结	128
第 5 章	EMC/EMI 分析方法	129
5.1	EMC/EMI 分析概述	129
5.2	EMC 标准	130
5.3	PCB 的 EMC 设计	130
5.3.1	EMC 与 SI、PI 综述	130
5.3.2	模块划分及布局	131
5.3.3	PCB 叠层结构	132
5.3.4	滤波在 EMI 处理中的应用	139
5.3.5	EMC 中地的分割与汇接	140
5.3.6	EMC 中的屏蔽与隔离	140
5.3.7	符合 EMC 的信号走线与回流	141
5.4	本章小结	144
第 6 章	DFX 分析方法	145
6.1	DFX 分析概述	145
6.2	DFM——可制造性设计	145

6.2.1	印制板基板材料选择	146
6.2.2	制造的工艺及制造水平	148
6.2.3	PCB 设计的工艺要求 (PCB 工艺设计要考虑的基本问题)	148
6.2.4	PCB 布局的工艺要求	152
6.2.5	PCB 布线的工艺要求	154
6.2.6	丝印设计	155
6.3	DFT——设计的可测试性	156
6.4	DFA——设计的可装配性	156
6.5	DFE——面向环保的设计	156
6.6	本章小结	157
第 7 章	硬件系统原理图详细设计	158
7.1	原理图封装库设计	158
7.2	原理图设计	161
7.2.1	电阻特性分析	162
7.2.2	电容特性分析	169
7.2.3	电感特性分析	174
7.2.4	磁珠特性分析	177
7.2.5	BJT 应用分析	179
7.2.6	MOSFET 应用分析	184
7.2.7	LDO 应用分析	193
7.2.8	DC/DC 应用分析	196
7.2.9	处理器	205
7.2.10	常用存储器	207
7.2.11	总线、逻辑电平与接口	226
7.2.12	ESD 防护器件	252
7.2.13	硬件时序分析	254
7.2.14	Datasheet 与原理图设计的前前后后	255
7.3	Pspice 仿真在电路设计中的应用	257
7.4	本章小结	261
第 8 章	硬件系统 PCB 详细设计	262
8.1	PCB 设计中的 SI/PI/EMC/EMI/ESD/DFX	262
8.2	PCB 的板框及固定接口定位	270
8.3	PCB 的叠层结构: 信号层与电源平面	272
8.3.1	PCB 的板材: Core 和 PP, FPC	272
8.3.2	传输线之 Si9000 阻抗计算	278
8.3.3	PCB 平面层敷铜	278
8.4	PCB 布局	279
8.4.1	PCB 布局的基本原则	280
8.4.2	PCB 布局的基本顺序	281
8.4.3	PCB 布局的工艺要求及特殊元器件布局	282
8.4.4	PCB 布局对散热性的影响: 上风口、下风口	282

8.5	PCB 布线	283
8.5.1	PCB 布线的基本原则	290
8.5.2	PCB 布线的基本顺序	291
8.5.3	PCB 走线中的 Fanout 处理	293
8.6	常见电路的布局、布线	295
8.6.1	电源电路的布局、布线	295
8.6.2	时钟电路的布局、布线	297
8.6.3	接口电路的布局、布线	298
8.6.4	CPU 最小系统的布局、布线	305
8.7	PCB 的板级仿真分析	311
8.7.1	信号完整性前仿真分析	312
8.7.2	信号时序 Timing 前仿真分析	312
8.7.3	信号完整性后仿真分析	313
8.7.4	电源完整性后仿真分析	314
8.7.5	PCB 级 EMC/EMI 仿真分析	316
8.8	本章小结	317
第 9 章	PCB 设计后处理及 Gerber 输出	318
9.1	板层走线检查及调整	318
9.2	板层敷铜检查及修整	319
9.3	丝印文字及 LOGO	320
9.4	尺寸和公差标注	320
9.5	Gerber 文档输出及检查	320
9.6	PCB 加工技术要求	327
9.7	本章小结	328
附录 A	Orcad PSpice 仿真库 (\capture\library\pspice 和 \capture\library\pspice\advant	
	目录)	329
附录 B	Cadence Allegro 调试错误及解决方法	333
附录 C	Allegro 错误代码对应表	342
	参考文献	347

需求分析

生活中我们完成一件事情，主要包含几个方面：做事情的目标、做事情具备的条件、做事情的过程、事情做完后的效应。就如同修路一样，需要确定所修路的起点和终点、路的级别要求、修路的过程所需要的人力和物力、路修好后所带来的经济效应等。同样，硬件系统设计作为系统工程中的一份子，在设计之初就需要勾绘出系统设计的“鹰眼蓝图”，即所谓的需求分析。

需求分析是硬件系统设计的第一步，在系统设计的环节中起着举足轻重的作用。需求分析做得好，才能够使设计的产品满足市场需求，有了明确的需求才能够确定产品的 ID 设计方案、结构设计方案、硬件设计方案和软件方案等。硬件系统由硬件电路构成，硬件电路由各种电子元件的实体依据电路设计者有目的创造行为连接组合而成，本章就产品设计中的硬件系统设计展开论述。

1.1 功能需求

功能需求明确了设计的硬件系统所具备的功能，明确了功能就可以针对要完成的功能选择不同厂家的芯片来实现所需功能。硬件系统常见的功能需求有：供电方式及防护、输入与输出信号类别及处理、无线通信功能等。

1.1.1 供电方式及防护

需要确定硬件系统的供电是采用内置电源板直接从市电供电还是采用外置直流稳压电源供电。采用内置电源板供电，一般需要单独设计开关电源板，针对不同的应用行业开关电源的设计规格不同，需要根据不同的行业标准进行设计。采用外置直流稳压电源供电，能够简化硬件系统电源部分的设计，但需要一个外置的电源。

有些工控类设备或医疗设备需要采用 PoE (Power Over Ethernet) 供电。PoE 指的是在现有的以太网 Cat.5 布线基础架构不做任何改动的前提下，在为一一些基于 IP 的终端（如 IP 电话机、无线局域网接入点 AP、网络摄像等）传输数据信号的同时，还能为此类设备提供直流供电的技术。PoE 技术能在确保现有结构化布线安全的同时保证现有网络的正常运作，最大限度地降低成本。IEEE 802.3af（输出电压为 44~57V，输出功率为 15.4W）成为首个 PoE 供电标准，它规定了以太网供电标准，是现在 PoE 应用的主流实现标准。IEEE802.3at（输出电压为 50~57V，输出功率为 25.5W）应大功率终端的需求而诞生，在兼容 802.3af 的基础上，提供更大的供电需求，以满足新的需求。

有些工控类设备或医疗设备要求一部分功能电路的失效不会影响到整个硬件系统的稳定运转，因此对于此类需求的硬件系统需要设计彼此隔离的供电和输入/输出电路模块。对各部分电路的供电可以选用不同规格的电源隔离 IC，对各部分电路的数据输入/输出可以采用数据

通信隔离 IC。

1.1.2 输入与输出信号类别

硬件与软件的交互完成对信号的处理，硬件的健壮是系统稳定运行的基础，软件赋予产品智能。在硬件系统的需求分析中，需要根据硬件系统所要处理的输入信号及输出信号来选定硬件设计的主方案及外围器件。例如，某医疗系统的中心控制器要求输入信号为外围 12 种医疗设备采集的数据，中心控制器对输入的信号进行处理后，把输出信号统一以 Socket 包的形式通过 RJ45 以太网口发送到中心服务器，外围医疗设备的接口有 USB 接口形式 TTL 电平的 UART 口、USB 接口和 RS232 串口。输入与输出信号类别的确定侧重于软件分析各接口协议的实现及各部分的有机组合，需要解释各输入/输出数据的类型，并逐项说明其媒体、格式、数据范围、精度和编码方式等。对于硬件系统的设计，需要根据设备输入与输出信号的接口类型和系统处理数据的能力来选定设计方案，并通过与软件系统设计方案的反迭代来选定硬件的设计平台。

1.1.3 无线通信功能

在进行硬件系统设计时，需要确定该系统的应用领域，确定该系统是否需要具备无线通信功能。在工控类和消费类电子领域，按照通信协议，目前的无线通信方式有：3G 无线通信（移动最新推出 4G LTE 通信技术）、GPRS、WiFi、ZigBee、Bluetooth、IrDA、NFC、UWB、CSS 和 RFID。在进行产品设计方案选型时，需要根据硬件系统无线通信的方式进行设计选型。

1. 3G 无线通信

3G 无线通信的方式有中国移动的 TD-SCDMA、中国联通的 WCDMA 和中国电信的 CDMA2000。采用运营商提供的网络进行无线通信，通信速率快、信号质量高，能够保证通信的质量，节省组网的开支，但是需要提供额外的使用费用。目前在工控类、消费类电子领域采用 3G 无线通信方式的产品主要有 3G 手机、3G 车载硬盘录像机、3G 车载摄像机、行业应用 3G 平板电脑等。该类产品和技术方案提供商有华为海思科技、中兴、浙江大华、海康卫视、山东卡尔电气等。

2. GPRS

GPRS 是通用分组无线服务技术（General Packet Radio Service）的简称，它是 GSM 移动电话用户可用的一种移动数据业务。GPRS 可以说是 GSM 的延续。GPRS 和以往连续在信道传输的方式不同，是以封包（Packet）方式来传输的，因此使用者所负担的费用以其传输资料的单位计算，并非使用其整个信道，理论上较为便宜。GPRS 的传输速率可提升至 56~114Kbps。

在产品开发中，一般都采用成熟的 GPRS 模块，GPRS 模块的通信接口一般都采用 RS232 COM 口，在硬件系统设计中为 GPRS 模块预留一个 RS232 串口就可以了，GPRS 通信软件的开发依据串口通信方式进行。

3. WiFi

WiFi（Wireless Fidelity）即 IEEE802.11x，是一种可以将个人电脑、手持设备（如 PDA、

手机)等终端以无线方式互相连接的技术。WiFi 提供无线局域网的接入,是目前 WLAN 的主要技术标准。随着智能手机和平板电脑的普及,WiFi 的应用越来越广,WLAN 具备的便携性解决了用户最后 100m 的通信需求。WiFi 制定了协议的物理层(PHY)和媒体接入控制层(MAC),并以 TCP/IP 作为网络层。

1999 年,IEEE 802.11a 标准制定完成,该标准规定无线局域网工作频段在 5.15~5.825GHz,数据传输速率达到 54Mbps/72Mbps (Turbo)。同年 9 月,IEEE 802.11b 被正式批准,该标准规定无线局域网工作频段在 2.4~2.4835GHz,数据传输速率达到 11Mbps。该标准是对 IEEE 802.11 的一个补充,采用点对点模式和基本模式两种运作模式,在数据传输速率方面可以根据实际情况在 11Mbps、5.5Mbps、2Mbps 和 1Mbps 的不同速率间自动切换,并且在 2Mbps 和 1Mbps 速率时与 802.11 兼容。802.11b 使用直接序列(Direct Sequence)DSSS 作为协议。802.11b 和工作在 5GHz 频率上的 802.11a 标准不兼容。由于价格低廉,802.11b 产品已经被广泛地投入市场,并在许多实际的工作场所运行。

2003 年推出 IEEE802.11g,IEEE 的 802.11g 标准是对流行的 802.11b(即 WiFi 标准)的提速(速度从 802.11b 的 11Mbps 提高到 54Mbps)。802.11g 接入点支持 802.11b 和 802.11g 客户设备。

2009 年 9 月 11 日,802.11n 无线标准获得 IEEE 标准委员会的正式批准。在传输速率方面,802.11n 可以将 WLAN 的传输速率由目前 802.11a 及 802.11g 提供的 54Mbps,提高到 300Mbps 甚至 600Mbps,得益于将 MIMO(多入多出)与 OFDM(正交频分复用)技术相结合而应用的 MIMO OFDM 技术,提高了无线传输质量,也使传输速率得到极大提升。在覆盖范围方面,802.11n 采用智能天线技术,通过多组独立天线组成的天线阵列,可以动态调整波束,保证让 WLAN 用户接收到稳定的信号,并减少其他信号的干扰,因此其覆盖范围可以扩大到数平方千米,使 WLAN 的移动性大为提高。在兼容性方面,802.11n 采用了一种软件无线电技术,它是一个完全可编程的硬件平台,使得不同系统的基站和终端都可以通过这一平台的不同软件实现互通和兼容,这使得 WLAN 的兼容性得到极大改善。这意味着 WLAN 将不但能实现 802.11n 向前后兼容,而且可以实现 WLAN 与无线广域网的结合,如 3G。

目前最新的 802.11ac 是在 802.11a 标准之上建立起来的,包括将使用 802.11a 的 5GHz 频段。802.11ac 每个通道的工作频宽将由 802.11n 的 40MHz,提升到 80MHz 甚至 160MHz,再加上大约 10%的实际频率调制效率提升,最终理论传输速度将由 802.11n 最高的 600Mbps 跃升至 1Gbps。当然,实际传输率可能在 300~400Mbps 之间,接近目前 802.11n 实际传输率的 3 倍(目前 802.11n 无线路由器的实际传输率为 75~150Mbps),完全可以在一条信道上同时传输多路压缩视频流。

目前 WiFi 产品和方案提供商主要有 Broadcom、Atheros、D-Link、Airgo、Bermali、杰尔系统、思科、Intel 等。Broadcom 是全球第一个使用 802.11ac 技术的芯片厂商,目前使用 5G 芯片的品牌有苹果的 iPhone4、iPhone4s、iPhone5 和 iPhone5S,三星的 GALAXY S4,HTC one,小米手机 2S、小米手机 3 和小米 TV,腾达 11ac 千兆无线路由器 W1800R 等。

4. ZigBee

ZigBee 是基于 IEEE802.15.4 标准的无线网络协议,具备低功耗、低成本、低速率、近距离、短时延、高容量、高安全和免执照频段的特点。ZigBee 协议从下到上分别为物理层(PHY)、媒体访问控制层(MAC)、传输层(TL)、网络层(NWK)、应用层(APL)等。其中,物理层和媒体访问控制层遵循 IEEE 802.15.4 标准的规定。

ZigBee 的应用领域主要包括工业控制、家庭和楼宇网络、商业、公共场所、农业控制及医疗等。

目前比较有竞争力的 ZigBee 解决方案主要有 Freescale MC1319X 平台、TI cc2530 平台、Ember EM250ZigBee 系统晶片及 EM260 网络处理器和 Jennic 的 JN5121 芯片。对于 ZigBee 技术，可以向国内 ZigBee 技术解决方案提供商参考学习：无线龙、RF-Star、MXCHIP 和斯凯科技等。

5. Bluetooth

Bluetooth 是一种支持设备短距离通信（一般在 10m 内）的无线电技术，由爱立信公司在 1994 年进行研发，能在包括移动电话、PDA、无线耳机、笔记本电脑和相关外设等众多设备之间进行无线信息交换，工作在全球通用的 2.4GHz ISM（即工业、科学、医学）频段。其数据速率为 1Mbps，采用时分双工传输方案实现全双工传输。Bluetooth 无线通信技术在手机、便携式计算机、汽车、立体声耳机和 MP3 播放器等多种设备上得到了广泛应用。

目前提供 Bluetooth 解决方案的厂商有 Broadcom、CSR（Cambridge Silicon Radio）、Infineon、TI、Silicon Ware、NXP、Ericsson、Mitel、Philsar 等。Broadcom 提供的第三方驱动比较多；CSR 于 2014 年 10 月 15 日被美国 Qualcomm 公司收购，其蓝牙解决方案将会占据更大的市场份额。

6. IrDA

IrDA 是红外数据组织（Infrared Data Association）的简称，目前广泛采用的 IrDA 红外连接技术就是由该组织提出的，IrDA 已经制定出物理介质和协议层规格，以及两个支持 IrDA 标准的设备可以相互监测对方并交换数据。初始的 IrDA1.0 标准制定了一个串行、半双工的同步系统，传输速率为 2.4Kbps 到 115.2Kbps，传输范围为 1m，传输半角度为 15° 到 30°。最近 IrDA 扩展了其物理层规格使数据传输率提升到 4Mbps。PXA27x 就使用了这种扩展了的物理层规格。IrDA 数据协议由物理层、链路接入层和链路管理层三个基本层协议组成。另外，为满足各层上的应用需要，IrDA 栈支持 IrLAP、IrLMP、IrIAS、IrIAP、IrLPT、IrCOMM、IrOBEX 和 IrLAN 等。

目前，IrDA 通信机制在 TV、3D 眼镜和 IrDA 接口的键盘、鼠标等设备的控制或通信方面得到了广泛的应用。

IrDA 编解码 IC 及收发器供应商有 TI、Atmel、NXP、VISHAY、Sharp Microelectronics、Everlight Electronics、台湾 HL、Holtek Semiconductor 等。

7. NFC

NFC（Near Field Communication）近距离无线通信技术是由 Philips 和 Sony 共同开发的一种工作在 13.56MHz 频段的非接触式识别和互连技术，可以在移动设备、消费类电子产品、PC 和智能控件工具间进行近距离无线通信。NFC 通信技术由 RFID 及互连互通技术整合演变而来，在单一芯片上结合感应式读卡器、感应式卡片和点对点的功能，能在短距离内与兼容设备进行识别和数据交换。NFC 的传输距离大约为 10cm，传输速度目前为 106Kbps、212Kbps 或 424Kbps。目前 NFC 的成员有 Sony、Philips、LG、NXP、NEC、Samsung、Atoam、Intel、华为、中兴、上海同耀、台湾正隆、OPPO、魅族等。

目前内置 NFC 功能的设备以手机为主，也有不少平板电脑和蓝牙音频设备内置了 NFC 功能。例如，Nokia 的 Lumia 系列，HTC 的 One X、One M7、Butterfly，Samsung 的 Galaxy 系

列, SONY 的 Xperia 系列, Blackberry 的 Z10、Q10, Google 的 Nexus7, ASUS 的 Fonepad2, 小米 3、vivo 的 Xplay 等。

NFC 芯片解决方案提供商有 NXP、ST、Broadcom、Infineon、Qualcomm、Renesas 等。

8. UWb

UWB (Ultra Wide Band) 是一种无载波通信技术, 利用纳秒至微微秒级的非正弦波窄脉冲传输数据。通过在较宽的频谱上传送极低频率的信号, UWB 能在 10m 左右的范围内实现每秒数百兆比特至数吉比特的数据传输速率。UWB 技术具有抗干扰性强、传输速率高、系统容量大和发送功率小的特点。

UWB 标准化的工作还没有完成,一些技术问题仍需要不断完善,但它可能成为新一代 WLAN 和 WPAN 的技术基础,从而实现超高速宽带无线接入。

9. CSS

CSS (Chirp Spread Spectrum) 即线性调频扩频技术。这种技术以前主要用于脉冲压缩雷达, 能够很好地解决冲击雷达系统测距长度和测距精度不能同时优化的矛盾, 因此国内外的研究一直局限在雷达领域。近年来, 随着 IEEE 将 CSS 技术列为 802.15.4a 技术标准的底层实现方式之一, 该项技术在通信领域的应用才逐渐受到关注。

CSS 无线通信技术在实现物联网系统的定位开发中,因其定位精度高、工作稳定可靠等优点在仓储、楼宇、安防、老人防护、监狱、煤矿和工业厂矿的定位中得到了广泛应用。

CSS 定位基于 TOA、TDOA 时间机制, 采用 SDS-TWR 的测量方法, 获取双向传输的时间, 进而获取节点距离。CSS 基于 SDS-TWR 算法的距离测量原理^[1]如图 1-1 所示。

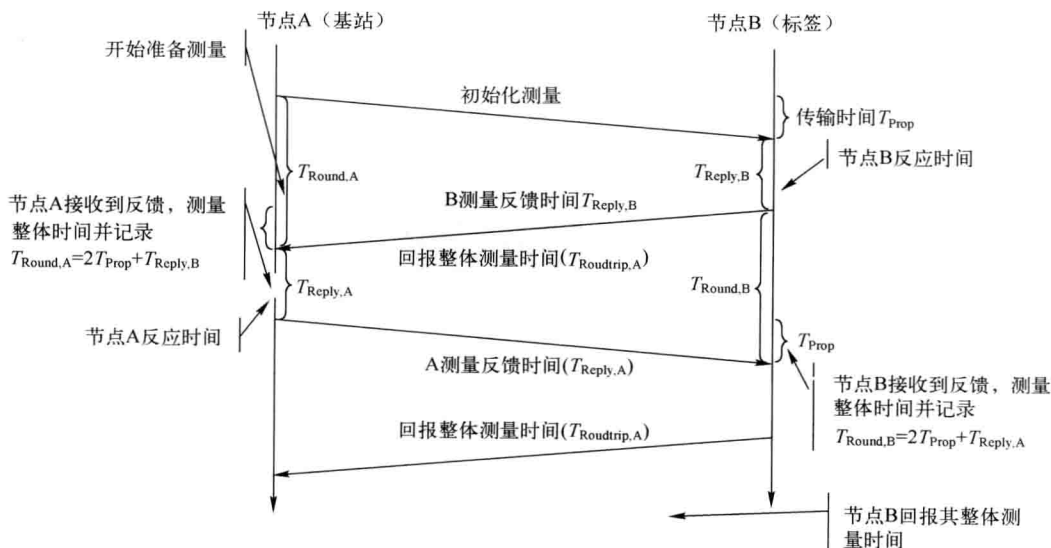


图 1-1 CSS 基于 SDS-TWR 算法的距离测量原理

CSS 基于时间测量机制, 在测量精度为 $3\sim 4\text{ns}$ 的情况下, 无线电检测精度将达到 $1\sim 1.2\text{m}$ 。在实际使用中, 由于前端多路径到达波检测和时间偏差等原因影响, 误差可以控制在 $1\sim 3\text{m}$; 在测量距离上, 0dBm 时可以达到 100m 最大传输距离, 且只要信号到达, 就可以利用信号测距。

CSS 芯片解决方案主要是德国的 Nanotron NLSG0501A 系列, 基于该芯片的定位系统在矿井人员定位中得到了广泛应用。

10. RFID

RFID (Radio Frequency Identification) 射频识别技术又称无线射频识别, 是一种通信技术, 可通过无线电信号识别特定目标并读写相关数据, 而无须识别系统与特定目标之间建立某种物理连接。常用的通信频段有低频 (125~134.2kHz)、高频 (13.56MHz)、超高频 (433MHz、915MHz) 和微波频段等。

运用 RFID 技术的产品可分为三大类: 无源 RFID 产品、有源 RFID 产品及半有源 RFID 产品。无源 RFID 产品的主要工作频率有低频 125kHz、超高频 433MHz 和 915MHz, 属于近距离接触式识别类, 如二代身份证、公交卡、餐卡和银行卡等。有源 RFID 产品具有远距离自动识别的特性, 在远距离自动识别领域, 如智能交通、智能停车场等领域有重大应用, 有源 RFID 的主要工作频率有超高频 433MHz、微波 2.45GHz 和 5.8GHz。半有源 RFID 产品结合了有源 RFID 和无源 RFID 产品的优势, 在低频 125kHz 频率的触发下, 让微波 2.45GHz 发挥优势, 在近距离利用低频进行精确定位, 在远距离利用微波频段进行识别和数据上传。

RFID 的工作原理是射频标签进入磁场后, 接收射频读卡器发出的射频信号, 依赖感应电流所获得的能量发送出存储在芯片中的信息 (Passive Tag, 无源或被动标签) 或由射频标签主动发送某一频率的信号 (Active Tag, 有源标签或主动标签), 解读器读取信息并解码后, 送到读卡器中进行相关的数据处理。

由于 WiFi、ZigBee、CSS 等在室内定位精度的局限性, 基于 RFID 及 WiFi、ZigBee、CSS 等的混合定位技术在养老院、医院等室内定位精度要求高的场得到了广泛应用。

采用 WiFi-RFID 的养老院无线局域网实时定位系统网络拓扑结构如图 1-2 所示。老人的人员信息存储在定位标签中, AP 负责读取电子标签中的人员信息, 并通过已有的 WiFi 网络, 将数据传送到控制中心进行处理。

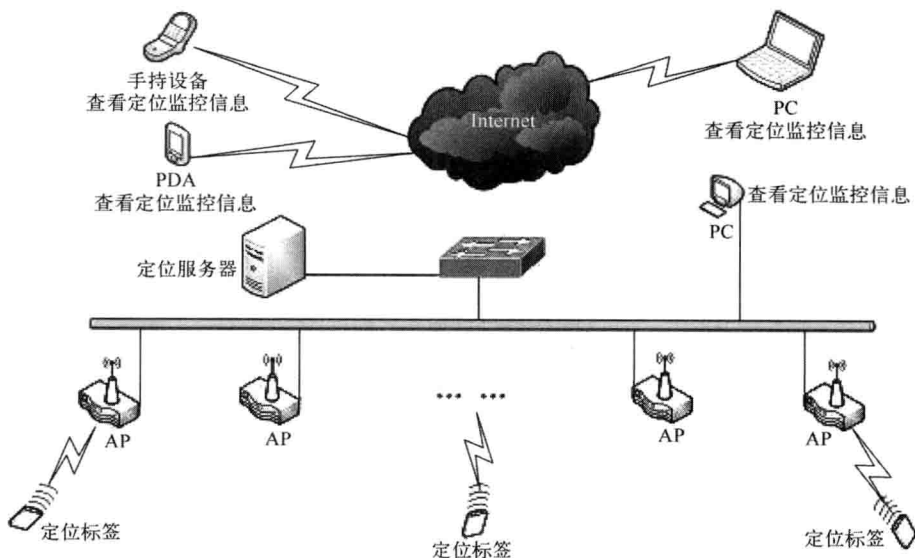


图 1-2 养老院无线局域网实时定位系统网络拓扑结构图

采用 ZigBee-RFID 的矿井作业人员无线局域网实时定位系统网络拓扑结构如图 1-3 所

示。矿井作业人员的信息存储在头盔中的 RFID 定位标签中,网关负责读取 RFID 定位标签中的人员信息,并通过 ZigBee 网络传输到控制中心,进行数据的进一步处理。在本案例中,ZigBee 网络负责传输 RFID 采集的定位信息、矿井作业人员佩戴的腕表采集的人体生命体征数据及环境数据,有效利用了 ZigBee 网络数据通信的低功耗及 RFID 的精确定位机制。

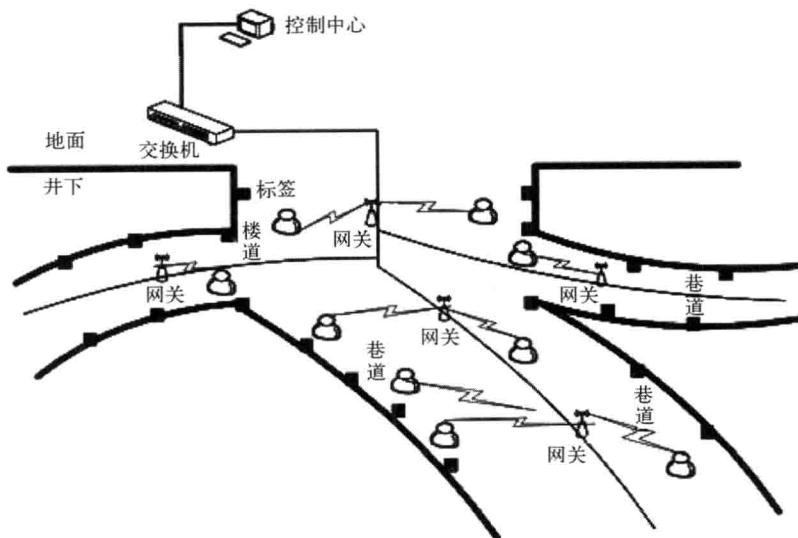


图 1-3 矿井作业人员无线局域网实时定位系统网络拓扑结构图

1.2 整体性能要求

系统整体性能的要求包含对输入/输出数据的处理能力、系统工作对温/湿度环境的要求、系统无故障稳定工作时间的要求、系统的能效等级和系统的自身防护性能等。

对数据的性能要求包含处理器处理数据的能力、能够处理数据的最高带宽、处理数据的实时性和采集数据的精度等。

系统对温度环境的适应能力在需求分析阶段就要明确产品的温度环境工作等级。消费类的温度范围是 $0\sim 70^{\circ}\text{C}$,工业级的温度范围是 $-40\sim 85^{\circ}\text{C}$,军用级的温度范围是 $-55\sim 150^{\circ}\text{C}$ 。根据产品工作温度的不同选定不同级别的芯片及设计方案。对于湿度的性能要求,主要从防护等级设计上考虑。

系统的无故障稳定运行性能要求在产品选型阶段根据产品工作寿命的要求进行选型,工作寿命越长的器件价格也相应越高。对产品需要做加速老化寿命测试来保证产品的无故障运行时间。

家用电器需要满足能效等级。能效等级是表示家用电器产品能效高低差别的一种分级方法,按照国家标准规定,我国的能效标识将能效分为五个等级。等级 1 表示产品节电已达到国际先进水平,能耗最低,能效比在 3.4 以上;等级 2 表示产品比较节电,能效比为 3.20~3.39;等级 3 表示产品能源效率为我国市场的平均水平,能效比为 3.00~3.19;等级 4 表示产品能源效率低于市场平均水平,能效比为 2.80~2.99;等级 5 是产品市场准入指标,能效比为 2.50~2.79,低于该等级要求的产品不允许生产和销售。针对产品能量利用率的要求,需要根

据各行业的标准，不断优化各电路模块的设计，从而最终达到最大能量利用率的要求。

有些产品的设计需要考虑过压保护、欠压保护、过流保护、短路保护和雷击防护等一系列的防护措施；有些产品要求苛刻的硬件设备，还需要做室外暴露实验、紫外实验、引线端强度实验、扭曲实验、机械载荷实验、冰雹实验和热斑耐久实验等一系列的验证。为保证产品的性能，需要在前期的需求分析中明确产品的性能指标，从而在总体架构设计及产品硬件设计的详细实施阶段依据产品性能要求来有效合理地进行开发工作。

1.3 用户接口要求

用户接口要求需要确定产品硬件接口的种类及数量，电源接口、指示灯及开关类型、复位按钮和显示屏幕等。确定了用户所需要的接口，硬件 PCB 的外围轮廓就确定了。

目前常用的用户接口主要有 JTAG 接口、DB9 串口（公头和母头）、USB 接口、Console 接口、RJ45 以太网接口、HDMI 接口、DVI 接口、VGA 接口、SATA&IDE 接口、PS2 接口、CPCI 接口、PCI 及 PCI-E 接口、RJ11 接口、S-Video 视频接口、RCA 视频接口（俗称莲花头）、YPbPr/YCrCb 视频色差输入接口、SD/TF 卡接口、CF 卡接口、SIM 卡接口、RF 射频端子、SCART 接口、SPDIF 数字音频接口、DisplayPort 接口和光口。常用的数据协议接口主要有 SPI、UART、LVDS、RS485、CAN 总线、V-by-One 数字接口、LCD 接口、Camera 接口、I2C 和 I2S。根据用户所需要接口的种类及数量去综合选定设计方案。用户接口在选型时需要考虑日常使用对端口的反复插拔，在前期需求分析选定接口的型号时就需要考虑接口可能的失效模式并在后期的产品中对接口进行插拔试验。例如，小米 TV 的各用户接口都进行了一系列的插拔试验和按压测试，测试数据如表 1-1 所示^[2]。

表 1-1 小米 TV 用户接口插拔试验和按压测试数据

测试项目	测试标准/次
遥控器按键	200000
USB 接口	3000
HDMI 接口	10000
VGA 接口	5000
AV 接口	2500
以太网接口	3000
音频输出接口	10000

如果硬件系统的供电采用内置开关电源板的形式，需要确认是采用三口插头还是两口插头。如果采用外置电源电压器的形式，需要确认变压器和硬件系统的接口形式，如不同直径的 DC Power Jack 端子、DB 器具插座、工业上用的凤凰端子、20+4pin 供电接口、小 4pin 供电接口、4+4pin 或 8pin 供电接口、6pin PCI-E 显卡供电接口、6+2pin PCI-E 显卡供电接口、大 4pin D 型供电接口、小 4pin D 型供电接口、SATA 15pin 供电接口和 SATA 5pin 供电转接口等。

不同的设备有不同的开关按键，需要根据各行业的行业要求来选型。当有多个开关或按键时，可以尽量采用相同规格的按键，便于物料管理和成本控制。例如，苹果公司的 iPhone 系列、iTouch 系列、iPad 系列的 Home 键都采用了同一颗物料。目前常用的开关和按键有按键开关、轻触开关、防水轻触开关、带灯轻触开关、滑动开关、微动开关、限位开关、船型开

关、拨动开关、叶片/复位开关、直键开关、拨轮/五项开关、按钮开关和钮子开关等。对于电源及数据收发的 LED 指示灯,需要在需求分析阶段明确。SMD 形式的 LED 便于 PCB 贴片加工,但是需要采用导光柱,增加了结构设计的成本;DIP 直插形式的 LED 不能进行 PCB 贴片,需要人工焊接,增加了 PCB 加工费用,但是不需要导光柱,减少了结构设计部分的成本。采用何种 LED 指示方式需要根据客户需求确定,LED 指示灯的位置摆放需要硬件工程师、ID 及结构工程师反复迭代,并最终经客户确认。

设备有屏幕显示需求的,需要确认屏幕的种类,根据材料及显示原理主要有 CRT、LCD、LED 和 OLED 等。对于有触摸屏需求的客户,需要采用触控类的屏幕,它根据实现原理的不同分为电阻屏和电容屏。拥有显示领域高端技术的厂家主要有 Samsung、LG、Sharp、AUO (友达光电)、CMO (奇美)、中华映管、Innolux Display Group (群创光电)和京东方等。

1.4 功耗要求

功耗指设备单位时间内所消耗的能源的数量。功耗要求是硬件系统电路设计中功率分配的依据,需要计算每一部分功率电路的最大功率,根据每一部分电路的不同功率需求进行电源架构设计及相应的电源元器件选型。

在硬件系统设计中,常用的几种功耗模式有热设计功耗 (Thermal Design Power, TDP)、处理器满负荷运行下的最大功耗、待机功耗和关机功耗等。

TDP 是反应处理器热量释放的指标,它的含义是当处理器最大负荷工作时释放出的热量,单位为瓦 (W)。CPU 的 TDP 功耗并不是 CPU 的真正功耗,TDP 是指 CPU 电流热效应及其他形式产生的热能都以热能的形式释放。CPU 的 TDP 功耗小于 CPU 的工作功耗,TDP 是对散热系统提出的要求,要求散热系统能够把 CPU 发出的热量散掉,TDP 功耗值是硬件系统热设计中必须能够驱散的最大总热量。

$\text{CPU 的功率 (W)} = \text{电流 (A)} \times \text{电压 (V)}$,CPU 的功耗等于流经处理器的核心电流值与该处理器上的核心电压值的乘积。CPU 的功耗是对 PCB 供电系统提出的要求,要求 PCB 的相应供电系统能够提供 CPU 工作时所需要的电压和电流。

待机模式 (Standby Mode) 指产品连接到主电源上,依靠主电源输入来进行潜在的工作,仅提供重新启动或执行显示的功能,并能够持续一段不确定时间的工作模式。欧盟等组织针对产品待机功耗制定了种种规范。2005 年,欧盟要求额定输出功率为 0.3~50W 的无负载待机功率损耗为 0.3W,额定输出功率为 15~70W 的无负载待机功率损耗为 0.75W。为了满足欧盟等组织针对产品功耗制定的规范,采用让开关电源在负载很小或空载处于待机状态时能够以较低开关频率操作的一系列新技术应运而生。例如, TI 提供的 UCC28600 电源方案,在 30%~100%输出功率段,采用准谐振零电压和固定频率不连续模式相结合的电源控制方式,使工作效率达到 85%以上;在 10%~30%输出功率段,采用固定峰值电流关断时间调制模式的电源控制方式,使电源的动态负载响应和低功率段转换效率都得到极大的改善;在低于 10%输出功率段,采用跳脉冲的待机控制模式,使待机功耗低至 150mW。

关机模式 (Off Mode) 指产品连接到主电源上,但是不提供任何一种功能。

当进行硬件系统的电源系统设计时,需要考虑各芯片最大负荷时消耗的功率,并预留一定的电源设计冗余 (一般预留 20%冗余)。Freescale P2020 功率消耗情况^[3]如表 1-2 所示。

表 1-2 P2020 Core Power Consumption

Power Mode	Core Frequency (MHz)	Platform Frequency (MHz)	V _{DD} (V)	Junction Temperature (°C)	Power (W)	Notes
Thermal	800	400	1.05	125	5.0	2,3
Maximum					6.1	2,4
Thermal	1000	500	1.05	125	5.3	2,3
Maximum					6.5	2,4
Thermal	1200	600	1.05	125	5.6	2,3
Maximum					6.9	2,4
Thermal	1333	667	1.05	125	5.8	2,3
Maximum					7.2	2,4

1.5 成本要求

硬件系统的成本分析是需求分析中至关重要的一部分，“Cost Down”是硬件工程师在产品需求满足客户需求前提下的重要工作内容。生产产品的目的是获取最大的利润，硬件工程师在设计方案选型及系统设计的过程中，要保证每个元器件发挥最大的作用，避免无效元件存在，充分考虑所设计的硬件系统的安全性冗余度，保证 BOM (Bill of Material) 价较低。

根据客户的需求，选定产品设计的总体方案，再根据硬件系统要完成的各部分功能进行各部分电路的详细设计。对于 BOM 物料的选型是一项烦琐的工作，物料既要满足设计的电气参数性能要求，还要保证所选型的物料价格最优，供应商能够在有效的时间内供货，保证物料量产的需求。一般对于同一类别的元器件，都是由多家芯片制造商或代理商统一报价，再在供应商规模、技术支持程度和物料实验验证等基础上综合考虑来确定最终的供货商的。在元器件性能满足要求的条件下，遵循价格最优的原则。

单从产品硬件系统的角度考虑，硬件系统设计中需要考虑的成本主要有设计开发的人力成本、制造加工的人力成本、加工设备和厂房的折旧费用、市场推广或客户接洽成本、前期硬件系统研发的费用、硬件系统 BOM 成本、硬件系统测试及认证费用和产品硬件系统后期维护成本。从硬件工程师的角色来说，需要把控硬件系统的 BOM 成本。硬件系统的 BOM 成本包含 IC 元器件、板级连接线、连接器和 PCB 空板等。各个物料的选型需要根据硬件系统的性能级别及客户的要求来选定，硬件系统工作的环境越恶劣，相应的元器件价格越高；硬件系统的数据处理速度越快、精度越高，相应的元器件价格越高，各器件需要按需确定。

1.6 IP 和 NEMA 防护等级要求

IP (Ingress Protection) 防护等级系统是由 IEC (International Electrotechnical Commission) 起草，将电器依其防尘防湿气特性加以分级的。IP 防护等级由两个数字组成，第一个数字表示电器防尘、防止外物侵入的等级，第二个数字表示电器防湿气、防水侵入的密闭程度，数字越大表示其防护等级越高。对外壳的防护等级需要遵循 GB 4208-2008/IEC 60529: 2001。

NEMA (National Electrical Manufacturers Association) 防护等级是美国电气制造商协会工业控制装置和系统中的外壳防护标准。NEMA 的防护标准除了防尘、防水之外，还包括防爆

(IP 代码只包括防尘和防水)。

对于防护等级有要求的产品,需要硬件工程师与结构工程师反复迭代,确认最终 PCB 的定位、安装及端子的位置信息。

1.7 需求分析案例

产品的需求分析很多时候需要与客户面对面沟通,初步的需求分析确认后需要双方负责人签字确认,设计开发方会根据初步的需求分析给出正式、详细的需求报告。在确定主设计平台的前提下,只需要确定要实现的功能、性能、用户接口、ID 及结构设计即可。

1. 需求分析的文档描述

某工控设备的需求分析报告如下所示。

- ① 处理器采用 Freescale P2020E 或 Atom D2000 系列处理平台(要求:双核、宽温、带有加解密处理)。
- ② 网络接口具有两路 Bypass 功能的千兆以太网接口,两路普通的千兆以太网接口。
- ③ SDRAM 使用 1GB 或 2GB 可调,第一版的设计采用 2GByte DDR3 SDRAM。
- ④ 系统数据的存储使用 4GB SLC 架构的 NAND FLASH 存储。
- ⑤ 产品外形 ID 设计采用工业灰色调和天蓝色调/紫色基调,需要提供色标的 RGB 参数;外壳先提供手工外壳,待确定最终外观后,再进行具体设计。
- ⑥ 指示灯包含电源供电指示灯、Bypass 功能指示灯及可编程的指示灯。
- ⑦ 外围接口有 Power 接口(带卡扣和螺钉固定,采用凤凰端子)、Console 接口、USB 接口(两个)、JTAG 和 RJ45 千兆以太网接口。
- ⑧ 外壳安装采用 DIN Rail 结构,采用铝板、免风扇设计。
- ⑨ 电源需要采用冗余设计,供电电压范围为 9~36V,电源冗余设计采用温备方式。
- ⑩ 根据市场的需求,设计低、中、高三种产品的基本方案。对于中、高端产品,MTBF (Mean Time Between Failure) 不小于 30 万小时,需要提供器件使用寿命信息。
- ⑪ 以太网接口初步采用全电口,采用 Intel 网络 MAC (GB)。
- ⑫ 需要设置“Reset”按键,用于设备重启。
- ⑬ 支持系统升级,存储备份区从存储元件专门划出一个扇区,即系统采用一片存储芯片。
- ⑭ 需要有 EEPROM 用于存储配置文件。
- ⑮ 电源 AT 模式,上电自动运行。

在进行设计之初一般都会经过一系列的需求分析会议,以文档的形式对需求进行逐步拆分,并与客户进行最终确认。以文档的形式对需求进行确认,不仅可以约束设计方与需求方,确定最终的需求,给最终产品或项目的交付提供可靠的依据,还可以避免因需求不确定而产生的设计的反复更改。

2. 基于系统框图的需求分析对比

当主设计方案不确定时,需要根据客户需求选择多个设计平台,并对平台的特性参数、外围接口和成本等多个方面进行对比,在满足需求的条件下选出最优方案。Block Diagram 对快速掌握设计平台的架构有很大的帮助。BCM7320 Block Diagram^[4]如图 1-4 所示,S5PV210 Block Diagram^[5]如图 1-5 所示。根据 Block Diagram 对主芯片的特性进行归类分析,确定最适合的设计方案。

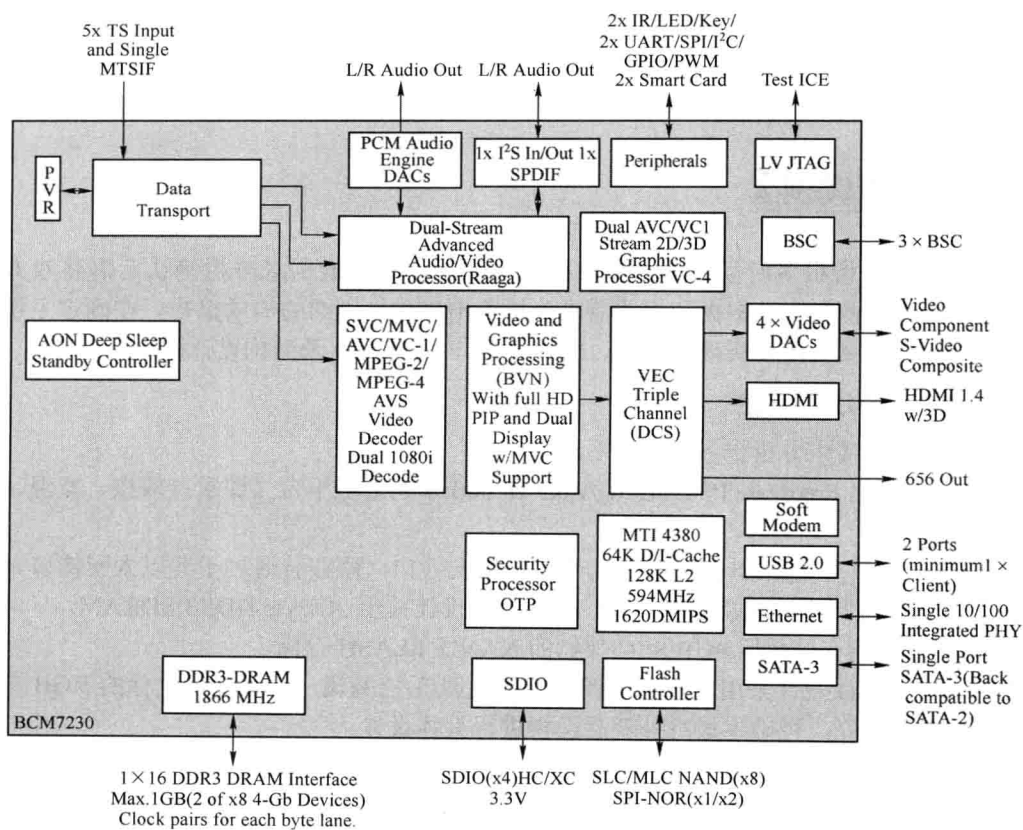


图 1-4 BCM7230 Block Diagram

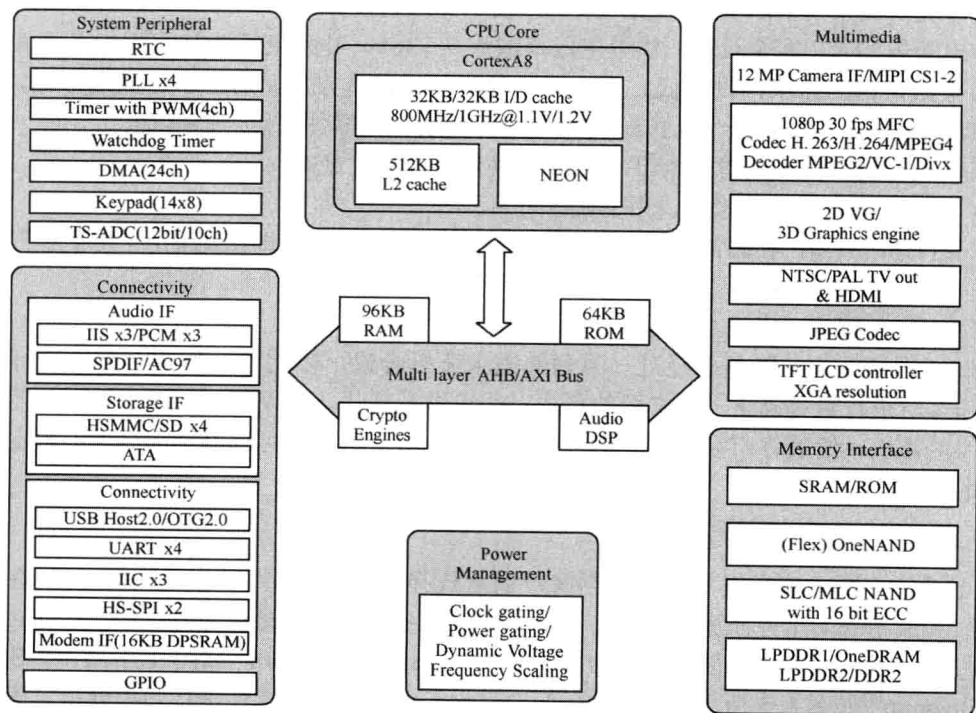


图 1-5 S5PV210 Block Diagram

某高清网络视频播放器需求分析报告如表 1-3 所示。根据不同设计平台的特性参数进行各个方面的对比,如处理性能、器件成本和外围接口等。根据需求,通过对比选定最终合适的设计平台。

表 1-3 某高清网络视频播放器需求分析报告

	BCM7230	S5PV210
Company	Broadcom	Samsung
Part number	BCM7230	S5PV210
Samples		
Production		
Cost	\$10	\$9.16
Ethernet	Yes	No
USB	2	2
Cores Type	MIPS4380	ARM Cortex-A8
Clock Speed	594MHz	800MHz\1GHz
DMIPS / MHz		
DMIPS	1620	
Memory Type	DDR3	LPDDR1/DDR2/LPDDR2
Memory Clock Rate	1866	166
Memory Width	32	32
Memory Size (max)	1GB	1GB
Power-TDP		
Instuction set	MIPS32	RISC
Graphics	2D/3D	2D/3D
Video Incode	Anolog	MPEG-1/2/4, H.263, H.264
Video Decode	SVC/MVC/AVC/MPEG-2/VC1	MPEG-1/2/4, H.263, H.264, VC1, Divx
OS available	linux, etc	linux, etc
Audio	PCM	PCM
Flash-boot	Yes	Yes
SATA	Yes	No
PCIe	No	No
I2S	2	3
I2C	2	3
SPI	2	2
SDIO	4	4
VGA Output	SVGA	No
HDMI (HD Video Output)	HDMI 1.4a	HDMI 1.3a
HD Video Input	Yes	Yes
UART	2	4

表 1-3 中 cost 栏所给出的成本是指主芯片的成本；对于硬件系统的 BOM 成本，需要根据实现系统各部分功能的主芯片估算总成本，并在完成原理图设计后计算准确、详细的硬件 BOM 成本。

需求分析阶段的工作规划了设计蓝图，明确了工作的内容和目标。前期的需求分析得越充分，产品工程样机的功能、性能越能贴近客户、市场的需求，后期产品的整改就越少，加速了产品上市的时间，节约了时间成本。一个产品开发流程的关键节点与初始关键路径如表 1-4 所示。

表 1-4 一个产品开发流程的关键节点与初始关键路径

产品阶段名称	产品关键节点	产品初始关键路径
概念	产品立项	ID 概念设计 产品描述
定义	ID 确定 产品规格书完成	研发可行性分析 外观样品 产品规格书
功能手板	功能手板确认 UI 确定	硬件/软件/结构/光学设计 PCB 制板 功能手板调试
设计与验证	模具 T2 工程样品 包装确认 PP PP 确认 认证完成	模具制作 工程样品制作 工程样品测试 物料采购 PP 生产
开发完成	项目总结 项目归档	项目总结 项目归档

产品开发的五个阶段是功能手板（WS，Working Sample）、工程样机（ES，Engineering Sample）、试产（PP，Pilot Production）、量产评审（PR，Production Release）和量产（MP，Mass Production）。

WS：利用第一版的 PCBA 和 CNC（Computer Numerical Control）结构件组装出来的产品，用来验证产品的功能性，一般由硬件工程师和结构工程师组装。

ES：利用第二版的 PCBA 和注塑结构件组装出来的产品，用来验证产品的详细指标和参数，一般由样品组组装完成。

PP：小批量生产，验证工艺可行性，解决所有 RD 问题，此阶段由生产线组装。

PR：当最后一次 PP 能够满足设计和生产要求时，我们把这次 PP 叫作 PR。PR 是一个标志，是进入 MP 的阶段性评审，需要由 PGM、TE、生产人员和 QA 共同判定，在产品线最高技术主管确认达到量产条件时，才可以进入 MP 阶段。没有通过阶段性评审的项目，原则上不允许进入下一个阶段。

MP：量产阶段。

从工作职责来说，RD 负责产品设计开发、设计文件编制和物料样品确认；DQA 负责研发测试与验证、产品的相关认证及研发过程稽核；NPI 负责组织 ES 审查、ES 样品制作和 ES 总结；PE 负责 PP 审查、PP 样品制作和 PP 总结；测试组负责生产测试和 MSA 分析等；样品组负责组装 ES 样品；Sourcing、PMC（Production and Material Control）和 PUR（PURchasing Department）负责研发物料的采购、报价、新供方开发、量产物料采购及采购实施等相关事宜；QA 负责 MP 后产品的验证；SQM 负责供方品质管理；LC 负责理化实验；ALT Lab 负责声学实验和可靠性实验；QE 负责计量设备管理；GPM（Green Partner Management）负责产品环保管理。

一个获得市场认可的产品是由多个工作性质的人员共同完成的。需求分析涉及的人员很多，不是哪一个特定人员的工作，而应该由研发总监、产品经理、项目经理、系统架构师、硬件工程师、RF 工程师、软件工程师、光学工程师、测试工程师和生产部工程师等协作完成。

1.8 本章小结

本章分析了硬件系统设计中常见的需求，从功能需求、整体性能要求、用户接口要求、系统的功耗要求、系统设计的成本要求及系统的防护等级要求入手，对需求分析中的常用需求进行了归类说明，并对每部分的需求列举了需求分析的案例。

概要设计及开发平台

从概要设计阶段开始, ID 及结构设计工程师、软件系统开发工程师和硬件系统开发工程师等开始分头工作, 本章只对硬件系统开发的工作内容展开论述。

产品根据研发的性质分为自主设计开发产品、ODM 和 OEM 类产品。

自主设计开发产品是指根据市场的需求, 开发出符合消费者需求的产品。随着消费者对产品要求的不断提高、市场竞争越来越激烈, 要求设计人员设计出来的产品在外观结构和功能方面有独到之处。在产品的设计过程中要不断优化改进产品, 在保证产品质量的前提下尽可能降低产品的成本, 使产品达到利润最大化。自主设计开发的产品包括公司自有品牌产品、贴牌产品和定制产品。

OEM 原来是指由客户提供所有的技术资料 and 图纸, 制造商仅负责生产的模式。现在所讲的 OEM 其实已经包含 ODM, 即客户提供对外观和功能的要求, 制造商根据要求进行设计、生产产品。OEM 类产品应尽可能按客户的要求设计和生产, 只有在客户的要求不合理的情况下, 经与客户协商, 在得到客户的同意下才能进行进一步的开发设计。OEM 类产品只有在得到客户的最终确认, 以及本公司能批量生产后才表示整个开发过程完成。

2.1 ID 及结构设计

ID 工业设计由 Industrial Design 直译而来, 工业设计是一种创造性的活动, 其目的是为物品、过程、服务及它们在整个生命周期中构成的系统建立起很多方面的品质。工业设计是使一件产品的功能设计和美学设计相结合, 不仅要求满足用户对产品的功能要求, 还要实现用户对产品的美观要求。

ID 工业设计属于产品外观及属性概念设计, 常用的软件有 Alias 和 Rhino。Autodesk Alias Studiotools 软件是目前世界上最先进的工业造型设计软件; Rhino 是美国 Robert McNeel & Assoc 开发的运行在 PC 上的强大的专业 3D 造型软件, 它可以广泛地应用于三维动画制作、工业制造、科学研究及机械设计等领域。此类软件的特点为自由曲面构建, 可随设计者的概念自由构建产品的造型曲线, 并有着不错的 CAM 支持能力和彩显能力。

MD (Mechanic Design) 结构设计属于产品结构及后端设计, 如分件、组装等, 常用的 3D 设计软件为 CATIA、Pro-e (最新版为 Creo2.0)、UG 和 Solidworks 等, 2D 结构设计 AutoCAD 系列软件的应用范围最广。

CATIA (Computer Aided Three-Dimensional Interface Application) 是法国达索 (Dassault System) 公司的产品开发旗舰解决方案, 是 CAD/CAE/CAM 一体化设计软件。CATIA 源于航空航天工业, 是业界无可争辩的领袖, 它以其精确安全和可靠性满足商业、防御、航空航天、汽车工业、造船工业、厂房设计、加工和装配、消费品等领域各种应用的需要; 作为 PLM 协同解决方案的一个重要组成部分, 它可以帮助制造厂商设计他们未来的产品, 并支持从项目前阶段、具体的设计、分析、模拟、组装到维护在内的全部

工业设计流程。

Pro/Engineer 是 PTC（美国参数技术公司）旗下的 CAD/CAM/CAE 一体化的三维软件，该软件以参数化著称，是参数化技术的最早应用者，在目前的三维造型软件领域中占有重要地位，作为当今世界机械 CAD/CAE/CAM 领域的新标准而得到业界的认可和推广。

UG（Unigraphics NX）是 Siemens PLM Software 公司出品的一个产品工程解决方案，它为用户的产品设计及加工过程提供了数字化造型和验证手段，是一个交互式 CAD/CAM 系统，可以轻松实现各种复杂实体及造型的构建。

SolidWorks 为达索系统（Dassault Systemes S.A）下的子公司，成立于 1993 年，由 PTC 公司的技术副总裁与 CV 公司的副总裁发起，SolidWorks 软件是世界上第一个基于 Windows 开发的三维 CAD 系统。由于技术创新符合 CAD 技术的发展潮流和趋势，因此 SolidWorks 公司在两年间成为 CAD/CAM 产业中获利最高的公司。

AutoCAD（Auto Computer Aided Design）是 Autodesk（欧特克）公司于 1982 年开发的自动计算机辅助设计软件，用于二维绘图、详细绘制、设计文档和基本三维设计，现已成为国际上广为流行的绘图工具。

此类软件因为必须有严谨的尺寸限制，所以必须与后端的制造相配合；此类软件还具备实体建构（负荷后端制造原理）加上曲面建构（辅助造型建构）的特性，都注重精确的设计和格式。

作为一名结构工程师，需要具备的知识点有结构设计、模具和注塑、常用的材料（塑胶和五金）、二次处理、生产装配、相关的产品知识和品质知识等。ID 及结构设计的流程如表 2-1 所示。

表 2-1 ID 及结构设计的流程

结构设计流程	详细内容及步骤
ID 评估	① 人机工程评估 ② 结构设计风险评估 ③ 模具、注塑风险评估 ④ 二次处理风险评估 ⑤ 制造可行性评估 ⑥ 价格成本评估 ⑦ 可靠性测试（安规）的评估
初步结构设计	① 关键元器件的选用 ② 利用关键元器件进行装配初步设计 ③ 初步拆结构，遵循低价优质可靠原则 ④ 结构材料的选用 ⑤ 考虑装配、模具、二次处理可行性 ⑥ 评估最佳空间，尽量满足 ID 要求 ⑦ 整个过程要和相关部门充分沟通
设计评审及 ID 定型	① 初步结构设计完成后，RD 部门对设计进行评审 ② 与模具、注塑、生产等部门充分沟通 ③ 在均衡制造和市场的需求后，确定 ID ④ 如有部分无法确定的地方，可通过做 MOCK UP 进行验证
详细设计	① 工程师按照既定的 ID 对产品进行细节方面的设计 ② 设计需满足模具、注塑要求 ③ 需考虑制造、装配方面的精度要求 ④ 考虑装配间隙
Working Sample	是否满足 ID 或人机工程的需求
设计评审及修改	① 评估设计是否满足产品功能、性能要求 ② 评估结构设计的可行性 ③ 评估制造装配的可行性 ④ 对不合理的部分进行改进

续表

结构设计流程	详细内容及步骤
模具制作	① 提供经过各部门评审的 3D 图给模具部门 ② 模具部门进行详细的模具设计和制作 ③ 模具制作的同时要制作电镀、喷涂的工装夹具 ④ 普通模具周期为 24 天 ⑤ 双色注塑模具约 35 天
试模及模具修改、制造样品	① 模具制作好后进行试模 ② 工程师进行样品试装配 ③ 样品组工人进行样品试装配 ④ 进行各种测试 ⑤ 发现问题并进行改进 ⑥ 一般会经过研发样机、工程样机、试生产及量产几个阶段

常用的塑料种类有 ABS、AS、PC、PMMA、PS、HIPS、PP、POM 和 PA 等；常用的透明塑料有 PC、PMMA、PS、AS、PP 和透明 ABS 等。高档电子产品的外壳通常采用 ABS+PC；显示屏采用 PC，如采用 PMMA 则需进行表面硬化处理；日常生活中使用的中低档电子产品大多使用 HIPS 和 ABS 做外壳。对于塑胶件，设计时应尽可能做到一次性成功，对于设计某些难以保证的地方，考虑到修模时给模具加料难、去料易，可预先给塑料件保留一定的间隙。

常用的表面处理技术有电镀、喷涂、丝印、移印。ABS、HIPS、PC 料都有较好的表面处理效果，而 PP 料的表面处理性能较差，通常要做预处理工艺。近几年发展起来的先进制造技术有模内转印技术（IMD）、注塑成型表面装饰技术（IML）和魔术镜（HALF MIRROR）制造技术。IMD 膜片的基材多数为剥离性强的 PET，而 IML 膜片多为 PC；IMD 注塑时只是膜片上的油墨与树脂结合，而 IML 是整个膜片覆在树脂上；IMD 是通过送膜器自动传送定位，而 IML 是通过人工操作。

2.2 软件开发

软件与硬件的完美结合，带给了人们对产品的美好体验。硬件是软件的底层基础，是软件能够运行指令的平台，软件的指令相对于硬件自身而言是相应的组合逻辑和时序逻辑。软件实现了具体的功能，不同的行业软件有对应的不同功能，是用户需求的体现。硬件是固定的基础，而软件则灵活多变，能够对复杂的逻辑进行有效的逻辑处理。硬件系统是软件能够运行的前提，软件赋予硬件生命，使硬件丰富多彩，软件与硬件彼此在自己的领域完成自己的使命，彼此成就对方，呈现出系统的智能，达到了完美的结合。

确定硬件开发平台后，就可以着手软件的开发了。目前广泛应用的操作系统有 Windows 平台（XP、Win7、Win8 和 WP7 等）、Linux 平台（Fedora、Ubuntu、CentOS、Debian、Redhat 和 OpenSUSE 等）、Android、iOS、Mac OS、Unix、VxWorks、uC/OS II、MQX、eCos。广泛应用的编程语言有汇编语言、Basic、Pascal、C 语言、C++语言、C#、JAVA、Forth、Delphi、Lisp、Python、Lua、SQL 和 PHP 等。在产品的开发过程中，需要根据客户产品的需要、产品所属领域来确定产品软件开发的操作系统平台和相应的编程语言。从目前智能手机的格局看，iOS、Android、WP 三分天下；Android 平台几乎占据了 Smart TV 的江山；Windows 平台占据了桌面操作系统的霸主地位；因 Linux 的开源和免费特性，其在嵌入式产品领域得到了相当广泛的应用。

软件系统的开发根据开发的层面和开发环境的需求，可以大致分为无操作系统的软件开发和有操作系统的软件开发。

2.2.1 无操作系统的软件开发

无操作系统的软件开发一般是单片机层面的软件系统开发。单片机是具备一些特殊功能的集成芯片，它的功能实现需要将要完成的逻辑功能用单片机能够看懂的语言描述给它。描述的过程就是编程控制芯片各个引脚在恰当的时间输出相应的电平值（输出高电平或低电平），进而控制与单片机相连的外围电路的电气状态。对于单片机的开发，可以选择汇编语言和 C 语言。随着芯片制造工艺的不断提升，芯片的性能正逐步增强，从编程的便利性、代码的可移植性和代码的可读性等综合考虑，目前用 C 语言进行单片机软件系统的开发应用越来越广泛。

常用的单片机按照公司的系列分类主要有 C8051、凌阳系列、STC、AVR、PIC、MSP430、TI CC25**系列 Soc 无线单片机、Freescale 系列及 ARM（无操作系统时）；按照位数分为 8 位、16 位和 32 位；MSP430 在低功耗要求的产品中得到了广泛应用；Freescale 在稳定性有严格要求的应用中得到了广泛应用，例如，在遵循国家电网公司企业标准《电力用户用电信息采集系统型式规范 第二部分：集中器型式规范》Q/GDW 375.2—2012 和《电力用户用电信息采集系统技术规范 第二部分：集中抄表终端技术规范》Q/GDW 374.2—2012 的电力系统集中器的设计方案中，Freescale 系列单片机得到了广泛应用。每类单片机都有其对应的开发环境，其中 Keil、IAR Embedded Workbench 开发环境的应用最为广泛，Keil 的开发环境界面如图 2-1 所示，IAR 的开发环境界面如图 2-2 所示。

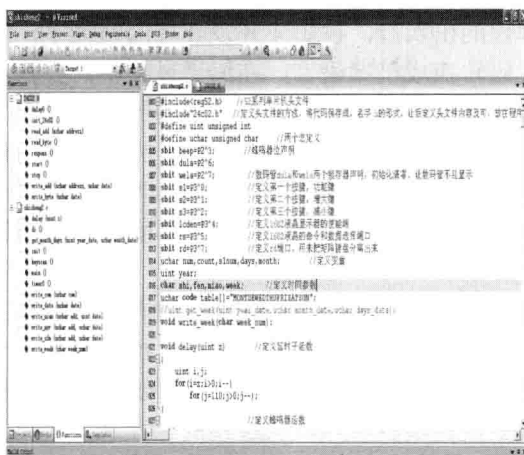


图 2-1 Keil 的开发环境界面

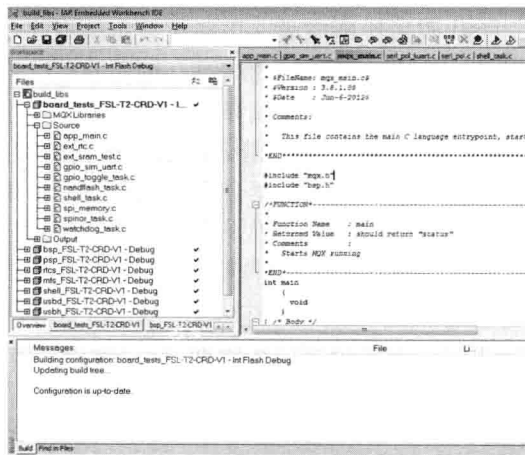


图 2-2 IAR 的开发环境界面

根据需求分析确定硬件系统设计所采用的主设计方案，根据需求选定单片机开发方案后，需要根据产品所属领域、硬件系统的功能、性能和用户接口等进行单片机电路的总体设计和详细设计。单片机的工作流程是根据所要实现的功能编写一系列有序的组合逻辑，就如同我们要给别人传递信息，我们所说的、所写的都要是别人能够明白的语言或文字，别人才可以明白其意思一样，对单片机来说，单片机有单片机界的语言，单片机能够识别并按照其工作的语言是机器语言，对于我们而言机器语言晦涩难懂。为了将我们的思路、我们想要单片机工作的流程传递给单片机，需要进行编辑、翻译，这个工作就落在编译器身上了，像 Keil、IAR 这类的开发环境所承担的工作任务都必须包含语言编辑的功能、语言语法的差错功能、翻译功能（即编译）、逻辑综合能力（需要将多部分的逻辑指令综合起来考虑）。单片机的编程就是通过定义其内部资源来操作外围电路，使各个模块进行协调有序的工作。程序不是从上到下以固定

顺序编写的，而是依据我们的思路，需要什么函数就定义什么函数，需要什么变量就定义什么变量，思路清晰，布局合理。编写程序就是一个不断丰富程序功能，不断修改程序各个模块，最终达到对内外部资源的合理调度完成任务的过程。编写程序时，可采用模块化编程，即把要完成的事情分成几个模块，把这几个模块分别写成子函数，需要的时候在不同的子函数和主函数中调用就可以了；通过合理的调用分配，使程序最终形成一个环，不断地循环来执行定义的指令。

单片机软件系统的开发与硬件密切相关，单片机的程序的任务是在完成组合逻辑的过程中，控制与自己相连接的外围电路的工作，根据输入信号判断逻辑工作状态，做出不同的逻辑响应并输出相对应的逻辑输出。从术语上来讲，单片机程序开发执行的四个步骤是编辑、编译、链接和执行。编辑的过程就是用我们能够懂的语言，如 C 语言，编写逻辑指令，我们编写的逻辑指令称为源代码。在单片机的软件开发过程中，对于一个复杂的、大的软件系统，一般开始时无从下手，我们可以对要实现的功能进行模块划分，每一个要实现的功能都有一个对应的代码模块相对应；可以把通用的一些函数写成头文件的形式，供所有用到该代码模块的函数模块调用；对于功能模块单独用到的一些函数，可以单独定义成功能模块头文件。在编辑的过程中，对单片机来说，需要首先初始化单片机的公共资源，而后针对要实现的功能，在已初始化单片机寄存器、已定义变量的基础上根据要实现的功能及代码模块不断添加要初始化的寄存器变量和按需定义的数据类型等。需要什么资源，在单片机许可的范围内就可以定义什么资源，并定义相对应的变量来使用它。在 `main` 的入口开始，不断地丰富逻辑组合，一个代码模块一个代码模块地完成，用函数来实现不同功能模块的出入口，在集成开发环境的帮助下，就可以逐步地完成源代码的编写。编译器可以将源代码转换成机器语言，在编译过程中，会找出错误并给出错误报告。编译器能够找出程序中很多无效或无法识别的错误及结构错误，从而保证我们给单片机下发的指令都是编译器能够翻译的，进而使单片机能够识别、执行相应的指令。开发环境中的链接器会将源代码文件中由编译器产生的各种模块组合起来，再从代码提供的程序库中添加必要的代码模块，将它们组合成一个可执行的文件。在开发环境中完成编译后，就需要单片机来读并执行我们所要求的指令。

对于一个复杂的单片机软件系统，在读别人的源码时，需要先弄明白单片机软件系统的结构框图，弄清楚软件系统的输入/输出信号及各部分子功能的工作逻辑状态，再逐步读各个子功能工作流程的逻辑代码并弄清楚各子功能模块之间的输入/输出接口。任何软件系统都只有一个 `main` 函数，阅读代码时，先从 `main` 函数入手，再逐步切入，层层剥皮。

2.2.2 有操作系统的软件开发

操作系统（Operation Systems, OS）是一个软件系统，使计算机变得好用（将人类从烦琐、复杂的对机器掌控的任务中解脱出来），使计算机运作变得有序（操作系统掌控计算机上的所有事情）。操作系统是掌控计算机上所有事情的软件系统，操作系统的功能包括：替用户及其应用管理计算机上的软、硬件资源；保证计算机资源的公平竞争和使用；防止对计算机资源的非法侵占和使用；保证操作系统自身正常运转。

操作系统的设计就是将方方面面的技术和设计有机合并起来，构建一个掌控整个计算机的巨无霸软件系统。操作系统经历了状态机操作系统（1940 年以前）、单一操作员和单一控制端操作系统（20 世纪 40 年代）、批处理操作系统（20 世纪 50 年代，代表：IBM 的 FORTRAN 监视系统 FMS、IBSYS，密歇根大学的 UMES）、多道批处理操作系统（20 世纪 60

年代,经典代表:IBM OS/360)、分时操作系统(20世纪70年代,代表:MULTICS 操作系统)、实时操作系统(商业代表有:VxWorks 和 EMC 的 DART 系统)、现代操作系统(1980年以后)。

嵌入式系统是以应用为中心,以计算机技术为基础,软、硬件可裁剪,功能、可靠性、成本、体积、功耗严格要求的专用计算机系统。嵌入式系统开发具备系统内核小、专用性强、系统精简、系统软件的实时性强、软件开发走向标准化、与应用有机结合、程序一般都固化在存储器中等特点。

按照程序开发的层面及公司所提供的工作岗位,嵌入式软件开发工程师一般分为应用软工工程师、内核开发工程师和驱动开发工程师。在操作系统的基础上,应用软工工程师看到的是一个没有硬件的纯粹的软件世界;内核开发工程师一般负责操作系统的裁剪、移植等与操作系统相关的开发工作;驱动开发工程师与底层硬件接口直接打交道,与上层应用开发接口直接打交道,驱动沟通着硬件开发和应用软件开发,在有操作系统的情况下,驱动的架构都是由相应的操作系统定义的,驱动开发工程师需要按照相应的架构设计驱动,再整合入操作系统的内核,可见,驱动开发工程师起到了硬件工程师和应用软件开发工程师之间的桥梁和纽带作用。

用 C#、Java、Python 等语言在上位机桌面操作系统上进行的开发和在嵌入式系统 iOS、Android、Linux、MQX 等上进行的功能开发都属于应用程序的开发;为一个新开发的硬件系统编写相对应的驱动程序,并良好地融入内核来驱动设备完成相应的功能属于驱动程序的开发;操作系统是应用程序和驱动程序得以运行的关键,根据产品的需求对操作系统进行裁剪、移植是内核开发工程师的工作职责。Linux 是一套免费使用和自由传播的符合 POSIX 标准的类 Unix 操作系统,是一个基于 POSIX 和 Unix 的多用户、多任务、支持多线程和多 CPU 的操作系统。这个系统由世界各地的成千上万的程序员设计和实现,其目的是建立不受任何商品化软件版权制约的、全世界都能自由使用的 Unix 兼容产品。Linux 由于具有内核强大且稳定,易于扩展和裁剪,丰富的硬件支持等诸多优点,在嵌入式系统中得到了广泛的应用。本节以 ARM 平台 Linux 软件开发为例简要说明带操作系统的嵌入式软件开发的流程。

1. 开发环境搭建

对于嵌入式 Linux 的开发,我们开发的设备称为目标机,搭建开发环境的平台称为宿主机。对于搭建开发环境,可以在现有操作系统的基础上装 Linux 系统,也可以在虚拟机下装一个 Linux 开发环境,相比而言,在虚拟机下的开发环境更加方便、便利。在该例中,虚拟机软件采用 Oracle VM VirtualBox, Linux 采用 Ubuntu-12.04.2-desktop-i386。

在 Linux 平台下,编译内核、Bootloader、Qtopia 图形界面及应用程序,均需要交叉编译工具链,该例采用 arm-linux-gcc-4.4.3.tar.gz。为便于 Windows 与 Linux 系统的资源共享,需要在开发目标机和宿主机上安装 NFS 服务器,配置 samba 服务器和设置 ftp。Linux 下的开发应用较普遍的是 vim 编辑器,vim 默认的配置使用起来不方便,不能让人满意,因此需要用户自己来配置,这里安装并配置 ctags 和 cscope (ctags 和 cscope 能大大提高编辑和阅读代码的便利性)。

2. Bootloader 移植

Bootloader 是在操作系统内核运行之前运行的一段引导程序,用来完成整个 Linux 系统的加载启动任务。系统在上电或复位时从地址 0x00000000 处开始执行,在这个地址上设定的是系统的 Bootloader。Bootloader 的功能类似于 BIOS,通过 Bootloader 可以初始化硬件设备、建立内存空间的映射图,从而将系统的软、硬件带到一个合适的环境状态,以便为最终调用操作系统内核准备好正确的环境。u-boot 是德国 DENX 小组开发的用于多种

嵌入式 CPU 的 Bootloader 程序，它不仅支持嵌入式 Linux 系统的引导，当前它还支持 NetBSD、VxWorks、QNX、RTEMS、ARTOS 和 LynxOS 嵌入式操作系统。u-boot 支持的处理器包含 MIPS、x86、ARM、NIOS、XScale、PowerPC 系列，应用非常广泛，该例中用到的 u-boot 版本是 u-boot-2009。

3. 驱动程序和 Linux 内核的移植

驱动针对的对象是存储器和外设（包括 CPU 内部集成的存储器和外设），Linux 下的驱动分为 3 个基础大类：字符设备驱动、块设备驱动和网络设备驱动。该例中采用的 Linux 版本号为 2.6.32.2。

4. 文件系统移植

嵌入式系统的文件系统主要有 Ext2/Ext3、Romfs、Ramdisk、Cramfs、Jffs/Jffs2、Tmpfs 和 YAFFS/YAFFS2。YAFFS (Yet Another Flash File System) 文件系统是专门针对 NAND 闪存设计的嵌入式文件系统, 目前有 YAFFS 和 YAFFS2 两个版本, 两个版本的主要区别之一在于 YAFFS2 能够更好地支持大容量的 NAND FLASH 芯片。在该例的文件系统中, 采用的是 YAFFS2 文件系统。

5. 应用程序开发

嵌入式应用程序是为了完成某项或某几项特定的任务而被开发的运行于特定的操作系统上的程序，需要根据客户的需求开发相应的应用程序。该例的应用程序能够自适应地从 2 个 DB9 串口、USB 接口读取不同外部设备传递过来的信息，并通过 RJ45 以太网接口，以 Socket 包的形式发送到上位机服务器。

2.2.3 软件开发的一般流程

软件系统开发的流程大致可分为需求分析、总体设计、概要设计、详细设计阶段、编码阶段、测试阶段和发布阶段 7 个阶段。软件系统开发流程如图 2-3 所示。SPP (Software Project Planning) 指计划策划, 计划策划的核心是工作量估算; SQA (Software Quality Assurance) 指软件质量保证; SCM (Software Configuration Management) 指软件配置管理, 是所有活动的基础, 一切制品必须放入配置库, 主要解决版本和变更; SPTO (Software Project Tracking and Oversight) 指软件项目跟踪与监控。

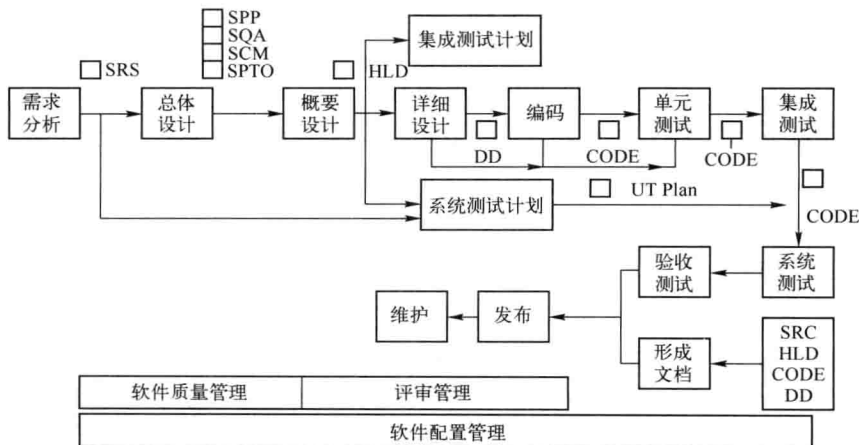


图 2-3 软件系统开发流程

1. 需求分析

需求分析需要明确要开发系统的功能，系统由哪几个大功能模块组成，大功能模块有哪些小功能模块。在需求分析阶段会对前期的需求进行归纳整理并给出软件系统设计的可行性分析。在这个阶段会出一个软件需求说明书 SRS (Software Requirements Specification)。

2. 总体设计

在这个阶段会给出软件总体结构图，对软件功能模块进行划分并对主要模块功能进行描述。总体设计说明系统主要的输入/输出项目、处理的功能性能要求，简要地说明系统的运行环境，说明系统的基本设计概念和处理流程（尽量使用图表形式）。在总体设计时，一般用一览表及框图的形式说明系统元素（各层模块、子程序、公用程序）的划分，扼要地说明各个系统元素的标识符功能，分层次地给出各元素之间的控制与被控制关系。在这个阶段会出一个软件总体设计说明书 GD (General Design)。

3. 概要设计

概要设计将系统功能模块初步划分，并给出合理的研发流程和资源要求。概要设计主要有接口设计、运行模块设计、系统数据结构设计及系统出错处理设计。接口设计包括用户接口、外部接口及内部接口的设计。用户接口说明将向用户提供的命令和它们的语法结构，以及软件的回答信息；外部接口说明系统同外界的所有接口的安排，包括软件与硬件之间的接口、系统与各支持软件之间的接口关系；内部接口说明本系统之内的各个系统元素之间的接口安排。运行模块设计包含运行模块之间的组合逻辑关系，外界对系统控制的方法和步骤，以及每回总运行模块组合占用各种资源的时间。在概要设计阶段就需要确认系统数据的结构，并设计系统数据出错时的处理机制。在概要设计阶段输出的文档有概要设计说明书 HLD (High Level Design)、数据流图 DFD (Data Flow Diagram) 及用户界面 UI (User Interface)。

4. 详细设计阶段

详细设计应把具体的模块以最简洁的方式（黑箱结构）提供给编码者，使得系统的模块化达到最大。一份好的详细设计说明书，可以使编码的复杂性减到最低，严格地讲，详细设计说明书应把每个函数的每个参数的定义都精精细细地提供出来，一个大型的软件系统在完成详细设计说明书时，就可以说一个项目完成了一半。在这个阶段输出的文件是详细设计说明书 DD (Detailed Design)。

5. 编码阶段

在规范化的研发流程中，编码工作在整个项目流程里最多不会超过 1/2，通常需要花费 1/3 的时间，前期需求分析、概要设计、详细设计完成得好，编码效率就会高。在编码过程中，不同模块之间的进度协调和协作是很重要的，编码时的相互沟通和应急的解决方法都是相当重要的，bug 永远存在，程序的完善是一个不断修复 bug 的过程。在这个阶段输出的文件有测试用例 (Test Case)、源代码 (Coding) 和单元测试报告 (UT Test Result)。

6. 测试阶段

测试的方法有很多，按照测试的输入范围，可以分为抽样测试和全覆盖测试；按照测试条件，可以分为正常情况测试和异常情况测试；按照测试范围，可以分为模块测试和整体联调；按照测试执行方，可以分为内部测试和外部测试。测试是软件系统开发中一个相当重要的步骤，需要花费相当长的时间。在这个阶段输出的文件有测试用例 (Test Case) 和测试报告

(Test Result)。

7. 发布阶段

软件系统开发完成，发布软件的正式版本。在这个阶段输出的文件有下发通知单、软件下发说明和测试报告 (Test Report)。

2.3 硬件系统概要设计

硬件系统概要设计的主要任务是根据需求分析，选定硬件系统设计的核心芯片，设计系统架构框图、关键链路连接图和时钟分配框图等，并根据各部分功能电路的功耗情况，制定电源设计总体方案。

在概要设计阶段要对设计过程中的信号完整性 (SI)、电源完整性 (PI)、EMC/EMI 的可行性、结构与散热设计的可行性、工艺的可行性、测试的可行性等环节做初步的分析。需求分析得越充分，设计的系统框图及关键电路就越接近实际的需求。在概要设计阶段，对硬件系统中的信号及供电电源进行分类，分析其中的高速信号可能带来的信号完整性问题、电源完整性问题和 EMC/EMI 问题，能有效地对系统进行因高速电路问题所带来的实效模式分析。对结构与散热设计的可行性分析，能够使结构的设计既满足对产品 ID 设计的美观需求，又满足功能与性能的需求，使产品的外观设计、接口设计在日常的使用过程中更贴近实际应用的需求。对结构与散热设计的可行性进行分析，能够明确硬件系统各部分的散热情况及硬件系统整体的散热情况，根据各个部分的情况，采取有效的结构设计，消除因部件发热带来的隐患。对工艺进行可行性分析，是使设计的产品能够量产的必备条件，对工艺可行性分析得越透彻，产品量产时的良率就越高。为了验证设计系统的功能与性能是否满足需求，需要对系统进行有效的测试验证，测试的可行性分析为验证设计的系统满足要求的必备前提。

需求分析的目标是选定一套符合要求的最佳设计方案，确定硬件系统设计的关键器件及总体设计架构，概要设计是在关键器件及总体设计架构的基础上进一步的细化。在概要设计阶段，对各个部分进行可行性分析，如果发现某些方面不可行或存在缺陷，需要反馈给上层开发者，并重新进行需求分析，商讨可行的方案或改进设计方案。需求分析和概要设计阶段是螺旋前进并不断反复迭代的过程。

系统的信号完整性问题可以归结为 5 大类^[6]：① 单网络问题，主要研究单根走线信号的时序、幅度和相位等，引起单根网络信号完整性问题的主要根源是信号的反射问题；② 多网络之间的问题，主要研究的是相邻信号（同平面走线、不同平面走线）之间串扰耦合的影响；③ 信号时序问题，主要研究的是对信号采样的建立时间和保持时间的最大余量设计；④ 电源完整性问题，主要设计到同步开关输出 (SSO)、同步开关噪声 (SSN)、因平面谐振引起的电源/地反弹 (Ground Bounce)；⑤ 电磁兼容与电磁干扰问题，主要研究 PCB 的近场辐射特性与远程辐射特性。

2.3.1 信号完整性的可行性分析

信号完整性的可行性分析，用来评估所设计的硬件系统中围绕主芯片所需要额外关注并特殊处理的高速信号的信号完整性问题。目前普遍采用传输线理论对板级信号完整性进行分析。采用传输线理论，借助于仿真工具，对第 3 维度上均匀延展的结构进行仿真分析，是目前确实可行，行之有效的分析方法。

信号完整性设计，是指设计的系统在信号传输的过程中能够保持信号的时域特性和频域特性，信号从发送端到接收端能够保持正确的时序、幅度及相位等电气参数。时域分析从时间和信号波形来观察结果，它研究电源和信号实际的波形，与激励信号有关，适用于观测系统的有源、非线性特性。时域分析的优点是直观，有明确的 SPEC，如 Ripple 和 Transient 等指标供参考；缺点是不容易发现和解决问题，IC 器件的电流激励波形难以得到，测量容易受外部噪声的干扰。频域分析会从不同频率和对应的阻抗值来观察结果，它研究的是物理结构本身随频率变化的特性，与激励信号无关，适用于无源、线性、时不变系统。频域分析比时域分析更容易定位和解决问题，容易进行频域仿真，能够清晰地分析 Board Package 和 Die 等各部分对系统性能的贡献，不受外部噪声的干扰。

根据需求分析，确定系统的整体设计方案后，硬件系统开发的主芯片也就确定了，主芯片的确定也就确定了硬件系统开发的主平台。根据主 IC 的 Datasheet 及总体设计架构，可以确认所开发的硬件系统中各个功能部分信号的类型和速率，一般从 IC 代理商手里可以拿到的资料有：IC 器件的 Datasheet、器件的应用手册、参考设计及 Design Guide 指南、仿真模型（SPICE、IBIS、S 参数）等。如图 2-4 所示为 Samsung 公司提供的 S3C2416 开发支持包，包含 S3C2416 及外围器件的 Datasheet、Demo 板原理图和 PCB 版图、设计指导和软件 BSP 包等。

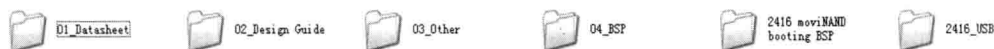


图 2-4 Samsung 公司提供的 S3C2416 开发支持包

在这些资料的基础上，与结构工程师一起确认硬件系统的外形尺寸，大体估算一下电路板的尺寸大小，根据电路的功能模块及主 IC 的引脚状态，在成本的制约和信号质量等综合因素下确定 PCB 所需的层数。根据 Design Guide 要求选定板材的材质（一般都会有 Design Guide，在没有的情况下可以根据主 IC 运行的频率选定板材，通常情况下，FR4 是常用的板材），确定信号完整性分析的基质即确定了信号完整性分析所需要的板材的介电常数。根据主芯片及各个功能模块，对信号进行分类处理，一般需要进行特殊处理的信号类型有 DDR*类信号、高速差分互连信号、高速或特殊接口信号等。

信号完整性可行性分析，需要评估在目前的工艺条件下，是否能够满足主平台各部分电路运行的条件。随着 EDA 技术的飞速发展，借助于信号完整性仿真工具，能够在制板前对原理图及 PCB 进行有效的原理性分析及板级工作状态的分析，以提高一次性设计成功的概率。仿真的分析需要借助于成熟的仿真软件及仿真模型，就如同枪需要子弹才可以发挥威力，各类食物的原料需要厨具的烹调才可口美味一样，精确的仿真模型和成熟稳定的商业软件是在制板、加工前有效、准确模拟系统特性的基础。很多人常常会问：仿真准确吗？仿真效果如何？这个关键是要看使用工具的人所具备的系统设计的理论知识和实践经验，就如同子弹打得准不准要看拿枪的人，食物好不好吃要看厨师的烹饪水平一样。商业的仿真软件经过市场的洗礼，运行了这么多年是没有问题的，一般仿真模型都是由各个 IC 厂家（Spice 模型、IBIS 模型、IBIS-AMI 模型）或端子厂家（S 参数模型）提供的，各个厂家有足够的财力和技术实力来保证模型的准确性，自己只需要去验证就可以了，在此基础上，系统开发者所具备的基础理论知识和实践开发经验越丰富，使用软件仿真分析的各个测试点的结果就越接近实际的运行结果。

因此，在信号完整性可行性分析的过程中，需要确认需要分析的硬件系统中的那些容易出问题的需要额外关注的信号种类；基于工艺、成本及信号性能要求的板层结构的可行性；采用哪些仿真软件进行分析，借助仿真结果改进设计，提升一次性成功的概率；获得所需要的仿

真模型（获得仿真模型的途径主要有 IC 供应商、IC 公司网站、IBIS Model Suppliers 的<http://www.eda.org/ibis/home/models/models.htm>等）；结合之前项目积累的信号完整性分析的经验对新项目进行指导并修正等。

信号完整性可行性分析可以分为如下几方面。

(1) 明确 PCB 上需要特殊处理的高速信号的种类，并予以归纳分别进行分析。判断信号属于高速信号还是低速信号，不能只看信号工作的频率，信号是否属于高速信号的范畴往往要看信号的有效频率（或称转折频率） F_{knee} ^[7]。

$F_{knee}=0.3/T_r$ （10%~90%），称为信号的 3DB 带宽；

$F_{knee}=0.5/T_r$ （10%~90%），称为信号的 5DB 带宽。

使用 5DB 带宽的信号定义时，对设计的要求更严格一些。

在明确了信号的有效频率并计算相应的波长后，就可以根据 PCB 走线的长度（完成走线前是曼哈顿长度）及波长的长度关系确定是否隶属于要特殊分析的信号种类，一般走线长度 $L > 1/6$ 有效频率的波长就认为是高速信号。在有测试样板的条件下，可以方便测出信号的 10%~90% 的上升时间，在没有现成电路的情况下，可以参考时钟信号来确定，假设信号的上升沿时间为信号周期的 7%，此时信号的有效频率 F_{knee} 约为信号周期频率 F_{clock} 的 7 倍，即 $F_{knee}=7 \cdot F_{clock}$ （对于极高频信号，频率在 1GHz 以上的信号，此关系不成立）。对于 1GHz 以上的信号应当都视为高速信号的范畴，对此频段再区分是高速还是低速信号已没有实际意义。对于 SDRAM、DDR1 SDRAM、DDR2 SDRAM、DDR3 SDRAM、DDR4 SDRAM、PCIE、HDMI、Serdes、SGMII 和 RGMII 等信号，统一视为高速信号处理的范畴。

(2) 搭建 SI 信号完整性分析的平台，获取高速信号互连的 IBIS 模型、IBIS-AMI 模型和 S 参数模型等。

目前 SI 信号完整性仿真分析的平台主要有 Cadence Allegro、Allegro Sigrity 16.**（包含 Speed2000、Powersi、Powerdc、SystemSI、Broadband SPICE、T2Bspice、OptimizePI）、ANSYS Electromagnetics Suite（包含 HFSS、ANSYS Designer、ANSYS Siwave、ANSYS Maxwell、ANSYS Q3D Extractor、ANSYS Simplorer）、Mentor Hyperlynx、Mentor ICX Pro、ADS（Advanced Design System）、AWR Microwave Office 和 CST 等。

(3) 在原理图设计阶段针对要评测的各个指标进行归类，从理论上进行 SI 分析指标的评测。

(4) PCB 布线阶段使用仿真工具量化信号的各项性能指标，如反射、串扰、走线阻抗连续性等参数，从而对 PCB Layout 进行元器件布局、布线拓扑结构、布线长度、走线过孔数量等的指导。

(5) 布线结束后，对需要量化分析的信号进行各项性能指标的仿真实验验证，并分析仿真数据，对于不理想的指标进行合理的修改。

随着现代电子技术的发展，研发工程师不仅需要掌握电路的原理及逻辑功能，还需要具备信号完整性分析的知识，在设计之初进行电路信号完整性的可行性分析。

2.3.2 电源完整性的可行性分析

在目前的电路设计中，往往一块单板涉及多种电源，常见的有 5V、3.3V、2.5V、1.8V、1.5V、1.2V、1.0V、0.9V 和 0.75V 等，规格如此之多的电源不可能通过电路板的接口电源直接得到。一般电路板的电源接口仅提供一种或几种电源规格，不可能所有规格的电源全部都通过电路板接口电源提供，而是通过 DC/DC、LDO 等电源拓扑技术来提供的。

目前电路设计中的电源结构分为集中式电源架构和分布式电源架构。集中式电源架构 (Centralized Power Architecture, CPA) 是指系统由多个同规格的电源模块分别转换出所需求的电压值, 如图 2-5 所示^[8]。对于每一个需求的电压值都需要一个独立的电源模块进行对应, 这增加了系统设计的成本和 PCB 布局时的面积, 因此在高速电路设计中一般不采用集中式电源架构。分布式电源架构 (Distributed Power Architecture, DPA) 采用多级电源转换, 先由第一级实现输入端电压 (如 48V、24V 和 12V 等) 到单板中间电源的转换, 再由后续级别的电源芯片实现板级所需要的各个级别的电压, 如图 2-6 所示^[8]。图 2-7 所示是一款基于 MST6i78 的 TV 电源分配图, 充分体现了分布式电源架构的思想。在前期的电源结构设计过程中, 需要首先解决电源参数的问题, 即实现系统功能的各个功能 IC 的供电电压及最大工作电流 (评估各个芯片的最大功耗), 在各个功能芯片 Datasheet 的 Electrical Characteristics 的 Power Characteristics 一栏中可以看到芯片的电压、电流或功率参数 (如图 2-8 所示为 P2020 的功耗参数^[3]), 从而可评估出芯片的能耗。根据同一电压等级的各个功能芯片的总的工作电流计算同一电压等级的总的工作电流, 从而确定所需要的 DC/DC 或 LDO 的性能参数。

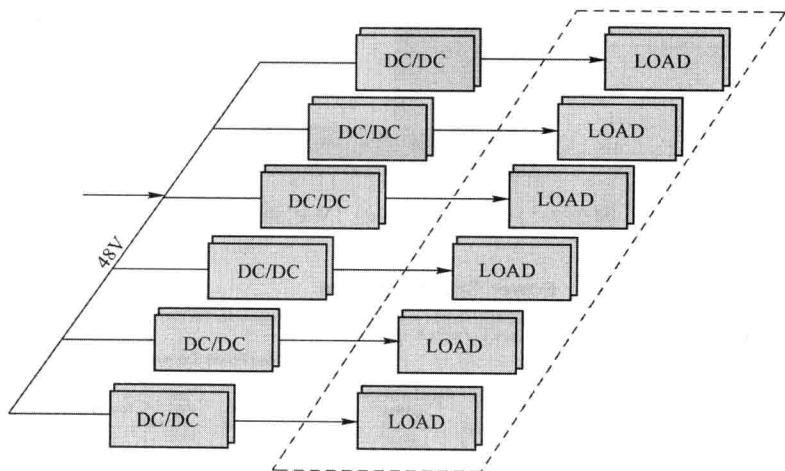


图 2-5 集中式电源架构 (CPA) 示例

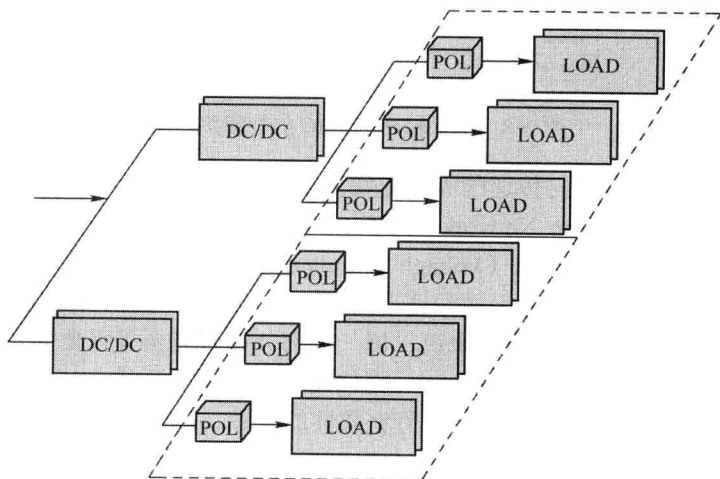


图 2-6 分布式电源架构示例

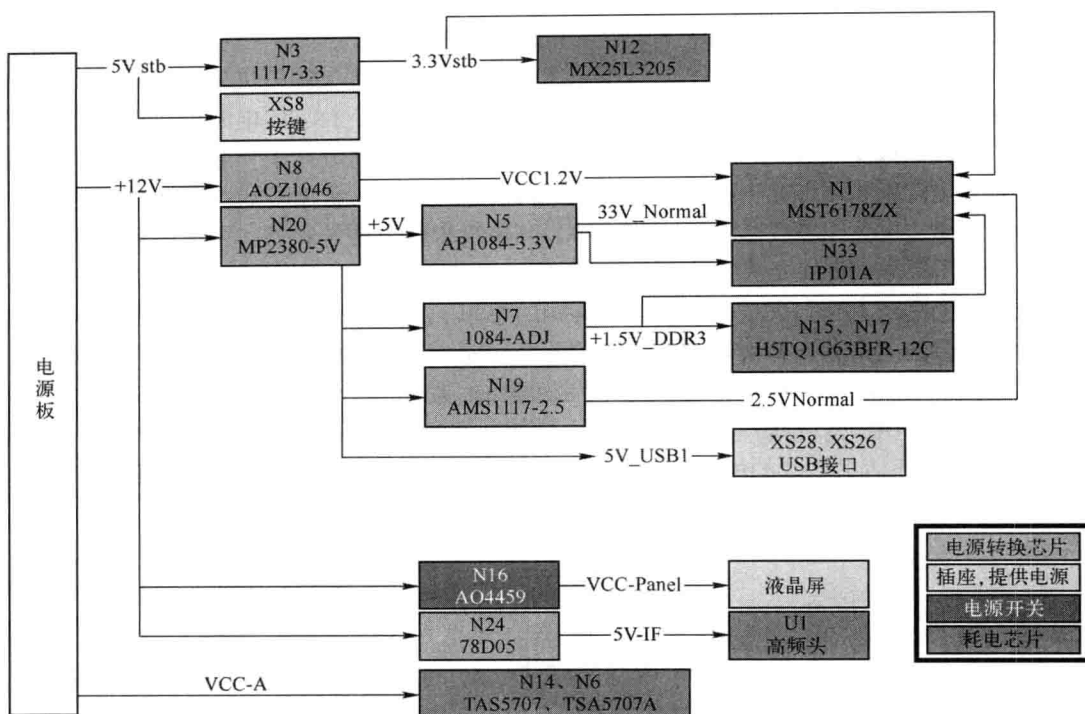
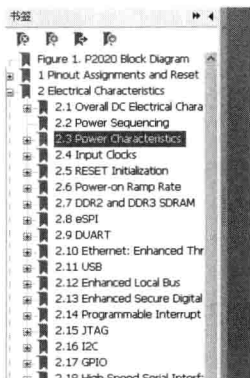


图 2-7 基于 MST6i78 的 TV 电源分配图



2.3 Power Characteristics

The estimated typical core power consumption for the core complex bus (CCB) versus the core frequency for this family of QorIQ devices is shown in Table 5.

Table 5. P2020 Core Power Consumption¹

Power Mode	Core Frequency (MHz)	Platform Frequency (MHz)	V _{DD} (V)	Junction Temperature (°C)	Power (W)	Notes
Thermal	800	400	1.05	125	5.0	2, 3
Maximum					6.1	2, 4
Thermal	1000	500	1.05	125	5.3	2, 3
Maximum					6.5	2, 4
Thermal	1200	600	1.05	125	5.6	2, 3
Maximum					6.9	2, 4
Thermal	1333	667	1.05	125	5.8	2, 3
Maximum					7.2	2, 4

图 2-8 Datasheet 中的 IC 的功耗参数

电源能量在电路板上是如何传递的呢？电源能量从电源模块（VRM）出发，经过电源分配网络 PDN（Power Distribution Network），到达芯片内的电路。PDN 如图 2-9 所示，PDN 系统主要由以下几个部分组成：VRM（Voltage Regulator Module，电源芯片或电源模块）、PCB 上的去耦电容、PCB 上的供电电源平面和地平面、IC 封装内的电容、IC 封装内的电源和地平面、Die 上的电容。对于整个供电网络来说，每一个部分都起着至关重要的作用。

电源完整性（Power Integrity）简称 PI，指的是电源波形的质量。从广义上讲，PI 分析隶属于 SI 研究的范畴之内，电源完整性是信号完整性的基础。PDN 在现代电路设计中占有越来越重要的地位。芯片的开关速度越来越快，负载对高频瞬态电流的需求越来越大，芯片的功能与性能不断提升，使得芯片的功耗也随之提升。为了满足对高频瞬态电流的实时响应，为负载

提供干净的供电电压，为信号提供低噪声的信号回流路径，使链路上通信的信号频率远离谐振频率，在 IC 布局的过程中远离谐振频率点的位置，需要进行电源完整性的分析与设计。

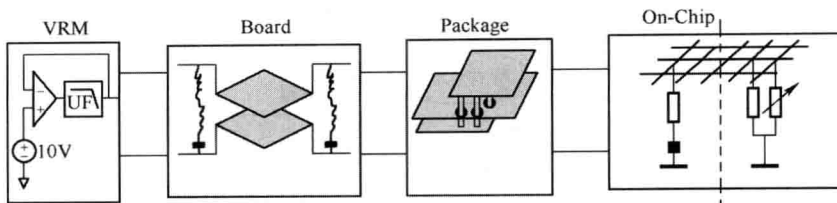


图 2-9 PDN 图示

在设计的前期就需要评估电源完整性设计的可行性。例如，如果采用 1 层或 2 层 PCB 进行电路设计，因信号的走线没有一个完整的参考平面，对高速信号的回流会产生很大的影响，所以需要在 PCB 走线设计时，在走线之间合理的插入 GND 走线，并在 GND 走线中以一定的间距合理地打上地孔。如图 2-10 所示为加强信号回流，在走线之间穿插的地线与电源走线。

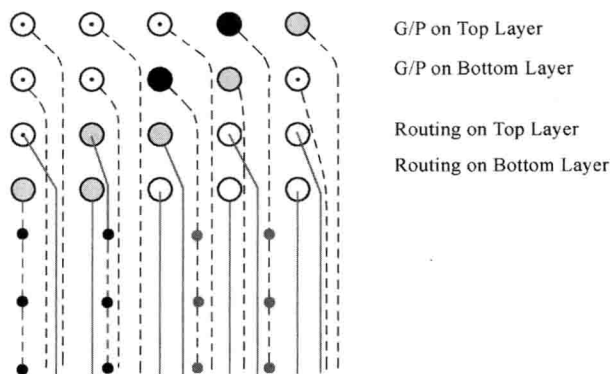


图 2-10 信号走线之间穿插的地线与电源走线

在电路设计中，IC 的供电特性正逐步呈现出低电压、大电流的趋势，这一趋势促使电源完整性成为电路设计中所必须要考虑的问题。对电源完整性的可行性分析可分为以下几点。

(1) 根据 BGA 引脚的扇出、电源平面与地平面数量确定 PCB 的叠层结构。电源平面与地平面不仅能够提供电源，还为信号提供回流路径，确定 PCB 的叠层结构能够确定各个信号层单端走线的特征阻抗和差分走线的差分阻抗。在电源完整可行性分析的前期需要根据成本和设计的要求确定叠层。

(2) 根据设计的要求，确定去耦电容的类别。根据系统的工作环境和使用寿命等确定 PCB 上滤波电容的种类，常用的电容有铝电解电容、固态电容、陶瓷电容和钽电容等，电容的分类如图 2-11 所示。

(3) 根据 PCB 上信号的工作频率及 PCB 的叠层结构确定平面进行谐振分析的频率。平面谐振是能量被夹在两个平行板之间，因原始信号与其反射信号同相而形成的共振腔效应。平面的谐振噪声是电源平面噪声的一个很重要的来源，平面噪声的来源还有 VRM 噪声、Core/IO 跳变产生的噪声、临近电源网络的耦合噪声和其他器件耦合的噪声。

(4) 确定各个电源平面的目标阻抗。电源平面的目标阻抗为^[7]

$$Z_0 = \Delta V / \Delta I$$

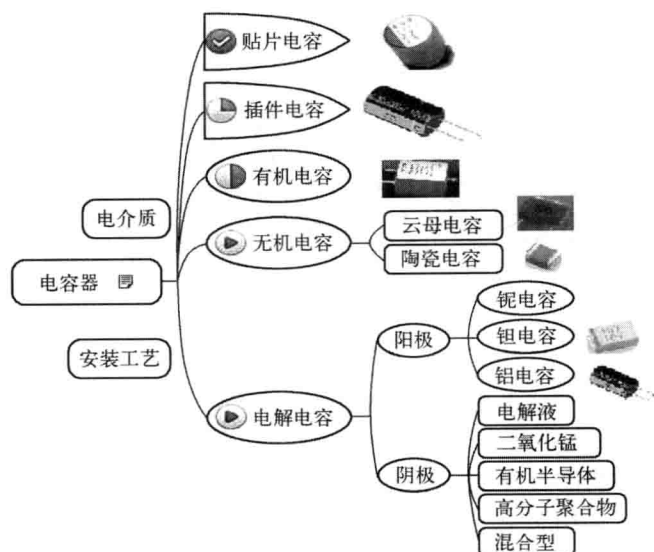


图 2-11 电容的分类

式中， ΔV 是电源平面电压的波动范围； ΔI 是动态电流的波动范围。

电源完整性设计的目标就是使各个电源平面与地平面之间的阻抗低于目标阻抗 Z_0 ，因此控制电源平面与地平面之间的阻抗是电源完整性设计的关键。

ΔV 可以从器件 Datasheet 的电气参数一栏得到， ΔI 一般取器件最大工作电流的 1/2。电源完整性的分析，需要借助电源完整性分析软件，在电源完整性软件中导入 PCB（并对 PCB 的各项参数进行设置，力求使软件中 PCB 的各项参数与 PCB 实际工作时的参数一致（参数包含 PCB 的叠层结构、过孔模型、电容模型、VRM 模型、电容的容值、仿真的工作频率和电容的位置等）。电源完整性仿真的结果是频率与目标阻抗的关系，根据仿真的结果，就可以评测电源平面的目标阻抗（如图 2-12 所示）、电源与地平面的谐振模式等，从而判断去耦电容布局的位置，判断谐振点附近放置去耦电容的种类及数量。

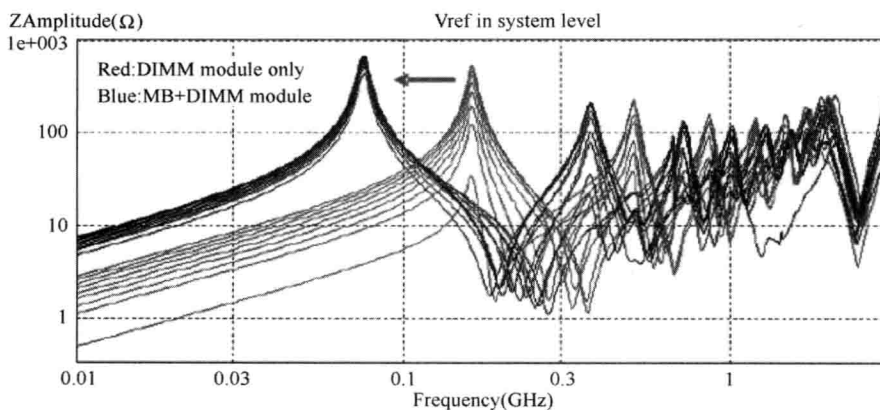


图 2-12 目标阻抗与频率关系

(5) 分析直流压降，确定大电流路径。直流压降 IR Drop 的含义为直流工作时由直流电阻造成的电压降。电源的波动由 DC 损耗和 AC 噪声这两部分构成，IR Drop 的容限通常为供电

电压的 5%（或更低），如果总的容限为常数，那么降低了 DC 损耗将为 AC 噪声留出更大的设计余量。一般会对需要关注的点进行仿真测试，如图 2-13 所示，可以检测出 IR Drop 超标的点。

criteria			66mV(2%)	
Voltage	refdes	Breif description	Max current(A)	IR Drop(mV)
+3.3VCS	U3_CP1	P6	0.250	-160
	U2_CP0	P6	0.250	-115
	J23_GX1	GX CARD	0.218	-113
	J24_GX2	GX CARD	0.218	-111
	J54_DASD	DASD backplane	0.006	-29
	J49_RAID	RAID card	0.006	-13
	U18_FSP1	FSP1 chip	0.51	-2.0
	J25_ENET0	ENET card	0.006	-1.4
	U31_HMC0	HMC chip	0.012	-1.2
	U30_HMC0	HMC chip	0.012	-1.0

← 超标159%

图 2-13 IR Drop 测试点分析表格

当电流通过一个狭窄区域时，通常会产生较大的电流密度，从而导致 PCB 的局部温度升高。分析 PCB 中大电流的路径，在走线路径上加宽 PCB 走线（电源线走线的最小宽度可以参考 Allegro Sigrity 中 PowerDC 的 Power line width calculator，如图 2-14 所示），合理添加走线换层的过孔数量（过孔的通流能力可以参考 Saturn PCB Design，如图 2-15 所示），并在适当的时候合理地采用花焊盘，可有效地提高通流能力与散热速度。电源平面上最大的电流密度区域通常称为电流热点（Hot Spot），这些电流热点有可能导致严重的热可靠性问题，因此在电路设计时，要尽量使板上的电流密度分布均匀，并且最大值不要超过常用的经验门限（ $100\text{A}/\text{mm}^2$ ）。

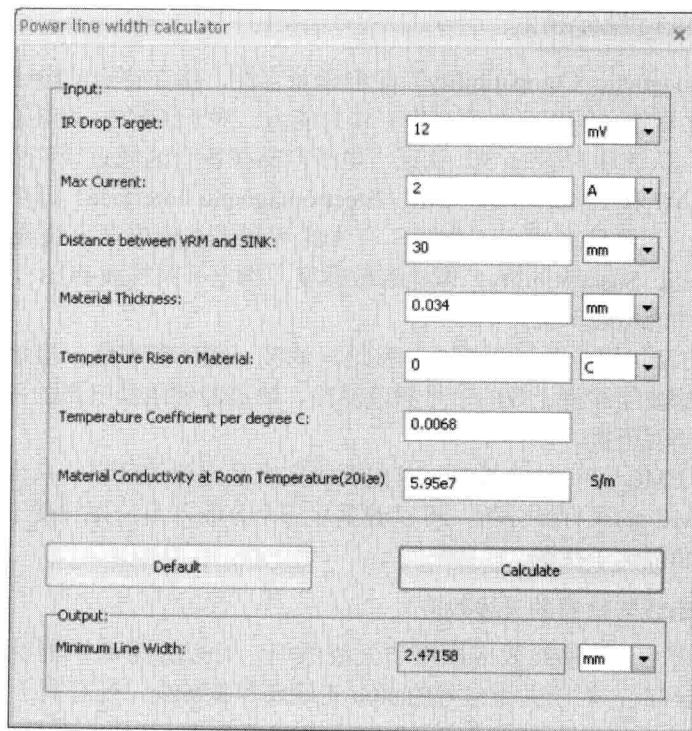


图 2-14 电源线走线的最小宽度计算

本书仅提供部分阅读，如需完整版，请联系QQ: 461573687

提供各种书籍pdf下载，如有需要，请联系 QQ: 461573687

PDF制作说明：

本人可以提供各种PDF电子书资料，计算机类，文学，艺术，设计，医学，理学，经济，金融，等等。质量都很清晰，而且每本100%都带书签和目录，方便读者阅读观看，只要您提供给我书的相关信息，一般我都能找到，如果您有需求，请联系我 QQ: 461573687, 或者 QQ: 2404062482。

本人已经帮助了上万人找到了他们需要的PDF，其实网上有很多PDF,大家如果在网上不到的话，可以联系我QQ。因PDF电子书都有版权，请不要随意传播，最近pdf也越来越难做了，希望大家尊重下个人劳动，谢谢！

备用QQ:2404062482

本书仅提供部分阅读，如需完整版，请联系QQ: 461573687

提供各种书籍pdf下载，如有需要，请联系 QQ: 461573687

PDF制作说明：

本人可以提供各种PDF电子书资料，计算机类，文学，艺术，设计，医学，理学，经济，金融，等等。质量都很清晰，而且每本100%都带书签和目录，方便读者阅读观看，只要您提供给我书的相关信息，一般我都能找到，如果您有需求，请联系我 QQ: 461573687, 或者 QQ: 2404062482。

本人已经帮助了上万人找到了他们需要的PDF，其实网上有很多PDF,大家如果在网上不到的话，可以联系我QQ。因PDF电子书都有版权，请不要随意传播，最近pdf也越来越难做了，希望大家尊重下个人劳动，谢谢！

备用QQ:2404062482